



内置 12 位 ADC / 16 位 PWM / 触摸按键 / 16K FLASH 8 位微控制器

CA51F652 系列 MCU 中文用户手册

REV 1.0

深圳市锦锐科技股份有限公司

电话：0755-83949938

传真：0755-83949977

<http://www.cachip.com.cn>

地址：中国广东省深圳市南山区沙河西路深圳湾科技生态园一区 2 栋 B 座 5 层

重要声明： 本公司保留对以下所有产品在可靠性、功能和设计方面作进一步说明的权利，同时保留在未通知的情况下，对本产品所有文档做更改的权利。客户在使用此产品时，请向我公司销售人员索取最新文档。特此声明！

目 录

1 概述	5
2 基本特性	5
3 芯片型号功能介绍	8
4 系统框图	9
5 引脚封装及其描述	10
5.1 封装定义	10
5.2 引脚描述	14
6 中央处理器 (CPU)	20
6.1 CPU 简介	20
6.2 寄存器描述	20
7 存储器系统	24
7.1 随机数据存储器 (RAM)	24
7.2 特殊功能寄存器 (SFR)	25
7.3 Flash 存储器	26
7.3.1 功能简介	26
7.3.2 Flash 存储器组织结构	26
7.3.3 Flash 寄存器描述	27
7.3.4 Flash 控制例程	30
7.4 外部 RAM 映射为程序空间	32
8 中断系统	33
8.1 功能简介	33
8.2 中断逻辑	33
8.3 中断向量表	34
8.4 中断控制寄存器	34
8.5 外部中断	36
8.5.1 外部中断介绍	36
8.5.2 外部中断寄存器	36
8.5.3 外部中断控制例程	38
9 时钟系统	39
9.1 时钟系统介绍	39
9.1.1 时钟专用名称定义	40
9.1.2 内置 1MHz RC 振荡器 (IRCH)	40
9.1.2 内置 24MHz 倍频时钟 (PLL)	40
9.1.3 内置 128 KHz RC 振荡器 (IRCL)	40
9.2 时钟控制寄存器描述	41
9.3 系统时钟	42
9.3.1 系统时钟结构图	42
9.3.2 系统时钟控制寄存器描述	42
9.3.3 系统时钟控制方法及例程	44
10 供电和复位系统	45
10.1 供电系统	45
10.1.1 LDO 功能简介	45

10.1.2 LDO 控制寄存器	46
10.2 复位系统	47
11 功耗管理	49
11.1 IDLE 模式	49
11.2 STOP 模式	49
11.3 低速运行模式	49
11.4 低功耗相关寄存器描述	50
11.5 低功耗模式控制例程	52
12 通用定时器（定时器 0,定时器 1,定时器 2）	53
12.1 定时器 0	53
12.1.1 定时器 0 介绍	53
12.1.2 定时器 0 寄存器描述	54
12.2 定时器 1	56
12.2.1 定时器 1 介绍	56
12.2.2 定时器 1 寄存器描述	57
12.3 定时器 2	58
12.3.1 定时器 2 介绍	58
12.3.2 定时器 2 寄存器描述	58
13 看门狗定时器（WDT）	60
13.1 看门狗定时器(WDT)功能简介	60
13.2 看门狗定时器(WDT)寄存器描述	60
13.3 看门狗定时器控制例程	62
14 TMC 定时器	63
14.1 TMC 功能简介	63
14.2 TMC 寄存器描述	63
14.3 TMC 控制例程	64
15 通用输入输出（GPIO）及复用定义	65
15.1 功能简介	65
15.2 引脚寄存器描述	66
15.3 引脚控制例程	76
16 通用串行接口（UART1/UART2）	77
16.1 功能简介	77
16.2 UARTx 寄存器描述	78
17 I²C 接口	82
17.1 功能简介	82
17.2 I ² C 主要特点	82
17.3 I ² C 功能描述	82
17.4 I ² C 通信引脚的映射	84
17.5 寄存器描述	84
18 PWM	88
18.1 PWM 功能简介	88
18.2 PWM 功能描述	88
18.3 PWM 寄存器描述	92
19 SPI 接口	97

19.1 功能简介	97
19.2 寄存器描述	99
20 模/数字转换器 (ADC)	101
20.1 功能简介	101
20.2 主要特性	101
20.3 结构框图	101
20.4 功能描述	102
20.5 寄存器描述	102
21 电容式触摸按键 (Touch Key)	106
21.1 功能简介	106
21.2 主要特性	106
21.3 功能描述	106
21.4 寄存器描述	106
22 低电压检测 (LVD)	111
22.1 功能简介	111
22.2 功能描述	111
22.3 寄存器描述	112
22.4 LVD 控制例程	113
23 LED 点阵驱动模块	114
23.1 功能简介	114
23.2 功能描述	114
23.3 LED 寄存器描述	115
24 程序下载和仿真	117
24.1 程序下载	117
24.2 在线仿真	117
25 电气特性	118
25.1 极限参数	118
25.2 直流电气特性	118
25.3 ESD/EFT 特性	120
25.4 交流电气特性	120
25.5 内部 RC 时钟温度特性	121
26 封装类型	122
27 附录	126
附录 1 指令集速查表	126

1 概述

CA51F652 系列芯片是基于 1T 8051 内核的微控制器，通常情况下运行速度比传统的 8051 芯片快 10 倍，性能更加优越。芯片内置 16KB Flash 程序存储器，可多次重复编程，以及 1280Byte SRAM 方便客户开发丰富的应用。芯片内置 26 路 12 Bit ADC、26 路触摸按键（不需外接电容）、6 路 16 Bit PWM 支持互补和防死区功能；还内置了 1 个 I2C、2 个 UART、SPI 等功能模块。支持 PWM、I2C、UART 外设可以映射到任意管脚，9 个大灌电流管脚，支持 LED 点阵扫描 LED 屏双扫显示功能，支持 IDLE、STOP 和低速运行三种省电模式以适应不同功耗要求的应用。强大的功能及优越的 CS / EFT 抗干扰性能使其可广泛应用于家电和消费类产品。

2 基本特性

◆ 内核

- CPU: 1T 8051, 最高速度比传统 8051 快 10 倍
- 兼容 8051 指令集, 双 DPTR 工作模式

◆ 存储器

- Flash: 16K 字节, 可多次重复擦写
- 程序空间 15.5K, 512Byte 数据空间可用于保存掉电数据, 节省 EEPROM
- RAM: 256 Byte 内部 RAM, 1024 Byte 外部 RAM

◆ 工作电压

- 工作电压: 2.0V ~ 5.5V

◆ 工作温度

- 工作温度: -40°C ~ +105°C

◆ 时钟系统

- 外部低速振荡器: 32.768KHz
- 内置低速 RC 振荡器: 128KHz
- 内置高速 RC 振荡器: 1MHz, 精度为±1% 5V@25°C (出厂校正)
- PLL 倍频时钟: 24MHz, 精度为±1% 5V@25°C

◆ 定时器

- 3 个 16 位通用定时器: 定时器 0, 定时器 1, 定时器 2

◆ 中断系统

- 15 个有效中断源
- 两级中断优先级, 支持中断嵌套
- 5 个外部中断源 INT0~INT4
- 外部中断触发沿选择: INT0~1 (上升沿、下降沿)、INT2~4 (上升沿、下降沿、双沿)
- 中断输入引脚选择: INT0 (P0.0)、INT1 (P0.1)、INT2 (P0.2)、INT3 (P0.3), INT4 可选除 P0.0~P0.3 外的任意 GPIO 引脚为中断输入引脚

◆ TMC 功能

- TMC 定时器的时钟源可选 IRCL 或 XOSCL
- 可配置中断时间为 1-256 个最小单位时间（中断时间最小单位：128 个 1/4 IRCL 时钟周期或 128 个 XOSCL 时钟周期）

◆ 通用输入输出（GPIO）

- 支持最多 26 个 GPIO 管脚
- 支持推挽、开漏、上拉、下拉、高阻模式
- IO 推电流 4 级可选：6mA、10mA、15mA、20mA @VDD=5V
- 普通 IO 灌电流 2 级可选：18mA、36mA @VDD=5V
- 支持（LED0 - LED8）9 个大灌电流管脚，最高可达 120mA@5V，可用于高亮 LED 屏显示

◆ LED 点阵（双扫）控制模块

- 内置 LED 点阵扫描模块，最多可支持 8x9 个像素点（LED0 - LED8），LED 驱动 8 级亮度可调

◆ 模/数转换器（ADC）

- 支持 26 路 12 位 SAR ADC
- 支持 3 种基准电压源：VDD、内部基准、外部基准
- 选择内部电压为基准，内部通道可测量 1/4 VDD，可用于测量供电电压

◆ 触摸按键（Touch Key）

- 内置触摸感应控制器
- 最大支持 26 路触摸通道，不需外接电容
- 支持触摸中断
- 支持低功耗模式
- 高抗干扰性能，符合 EMC（CS 动态 10V，EFT 4KV）标准

◆ 16 位 PWM

- 支持 6 路 PWM 输出，每路可单独控制，在 16 位范围内可任意配置周期和占空比
- 支持互补模式和死区控制，支持可设置边沿对齐和中心对齐模式
- 支持可直接输出内部时钟功能
- 支持 PWM 中断功能
- 每路 PWM 输出引脚可映射至其它所有的 GPIO 引脚

通用串行接口（UART1/UART2）

- 支持 2 路全双工串口
- 支持 1 字节接收缓存
- UART1/UART2 的 TX/RX 功能可映射至其它所有的 GPIO 引脚

◆ I²C 接口

- 内置 1 路 I²C 接口，支持主从模式，支持标准/快速/高速模式
- I²C 引脚 SCL/SDA 功能可映射至其它所有的 GPIO 引脚

◆ SPI 接口

- 内置 1 个 4 线 SPI 接口，支持主从模式

- ◆ **低电压检测 (LVD)**
 - 检测电压可设置为 2.2V、2.5V、2.7V、3.0V、3.3V、3.6V、3.9V 和 4.2V。
 - 可设置低电压复位或中断
- ◆ **复位模式**
 - 芯片支持多种复位源：上电/掉电复位，软复位，看门狗复位，低电压检测复位
- ◆ **看门狗**
 - 27 位看门狗定时器，16 位调节精度，可配置看门狗复位或中断
- ◆ **程序下载和仿真**
 - 支持 ISP 和 IAP
 - 支持两线在线仿真和下载升级功能
- ◆ **低功耗**
 - STOP 模式，电流<7uA
 - IDLE 模式，电流<12uA
- ◆ **封装类型：SOP28 /SSOP28/SOP20/SOP16**

3 芯片型号功能介绍

表 3-1 CA51F652 系列具体型号功能特点

芯片型号	Flash 容量[BYTE]	Sram[BYTE]	内部高速 RC 振荡器	内部低速 RC 振荡器	外部振荡器[32.768KHz]	GPIO 数量	通用 16 位定时器数量	UART 数量	I ² C	SPI	16 bit PWM 通道数量	电容式触摸按键	12 位 ADC 通道数量	LED 点阵扫描驱动	ISP	片上仿真功能	工作电压[V]	封装形式
CA51F652S6A	16K	1280	√	√	√	26	3	2	1	1	6	26	26	√	√	√	2.0~5.5	SOP28
CA51F652S6B	16K	1280	√	√	√	26	3	2	1	1	6	26	26	√	√	√	2.0~5.5	SOP28
CA51F652P6A	16K	1280	√	√	√	26	3	2	1	1	6	26	26	√	√	√	2.0~5.5	SSOP28
CA51F652S4A	16K	1280	√	√	√	18	3	2	1	1	6	18	18	√	√	√	2.0~5.5	SOP20
CA51F652S4B	16K	1280	√	√	√	18	3	2	1	1	6	18	18	√	√	√	2.0~5.5	SOP20
CA51F652S4C	16K	1280	√	√	√	18	3	2	1	1	6	18	18	√	√	√	2.0~5.5	SOP20
CA51F652S3A	16K	1280	√	√	-	14	3	2	1	1	6	14	14	√	√	√	2.0~5.5	SOP16
CA51F652S3B	16K	1280	√	√	√	14	3	2	1	1	6	14	14	√	√	√	2.0~5.5	SOP16
CA51F652S3C	16K	1280	√	√	-	14	3	2	1	1	6	14	14	√	√	√	2.0~5.5	SOP16

4 系统框图

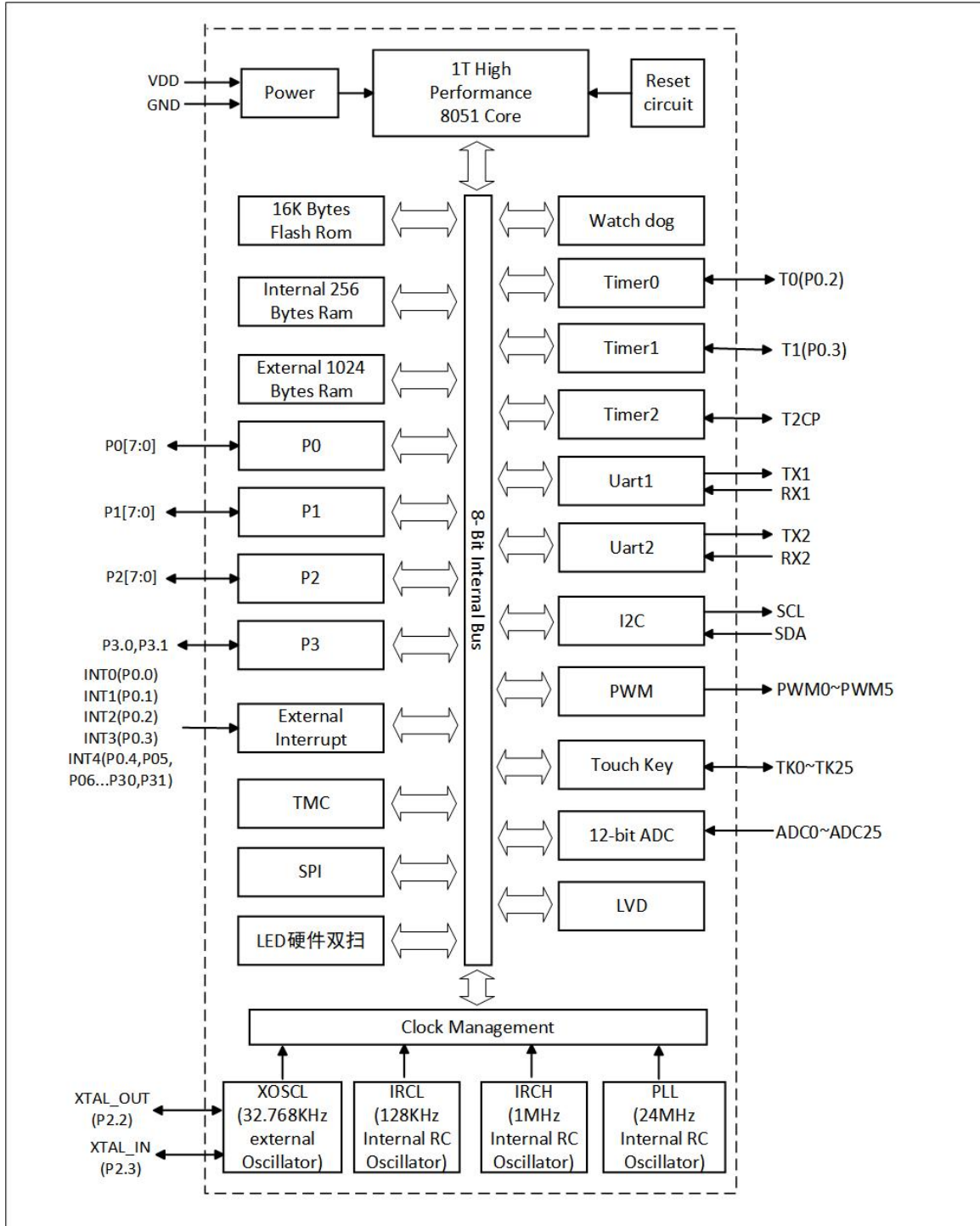


图 4-1-1 芯片框图

5 引脚封装及其描述

5.1 封装定义

备注:

(1) 为便于设计应用, 以下所有型号, UART1/UART2 的 RX/TX 通过设置可以映射至不同的 GPIO 管脚, 详细见“15-2-7 引脚复用功能映射表”描述。

(2) 为便于设计应用, 以下所有型号, IIC 的 SCL/SDA 通过设置可以映射到任意的 GPIO 管脚, 详细见“15-2-7 引脚复用功能映射表”描述。

型号: CA51F652S6A

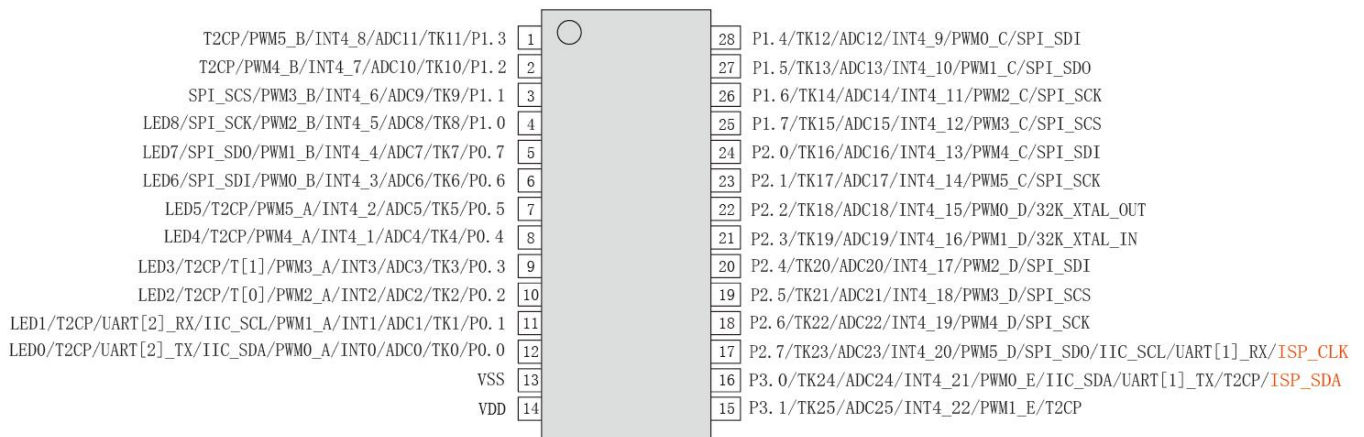


图 5-1-1 SOP28 封装引脚图

备注: CA51F652S6A 程序下载及仿真接口: P3.0(ISP_SDA)、P2.7(ISP_CLK)

型号：CA51F652S6B

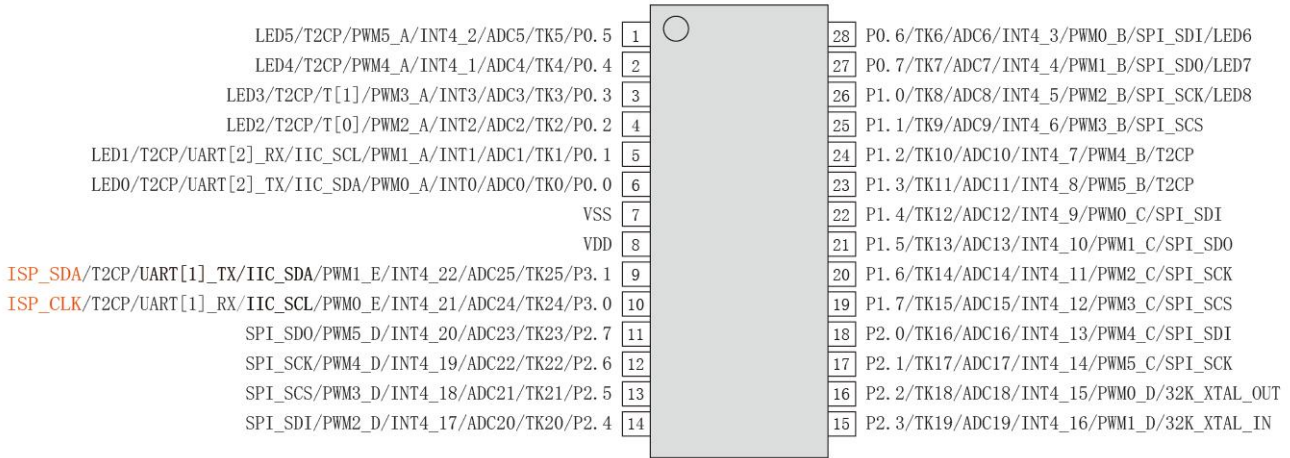


图 5-1-2 SOP28 封装引脚图

备注：CA51F652S6B 程序下载及仿真接口：P3.1(ISP_SDA)、P3.0(ISP_CLK)

型号：CA51F652P6A

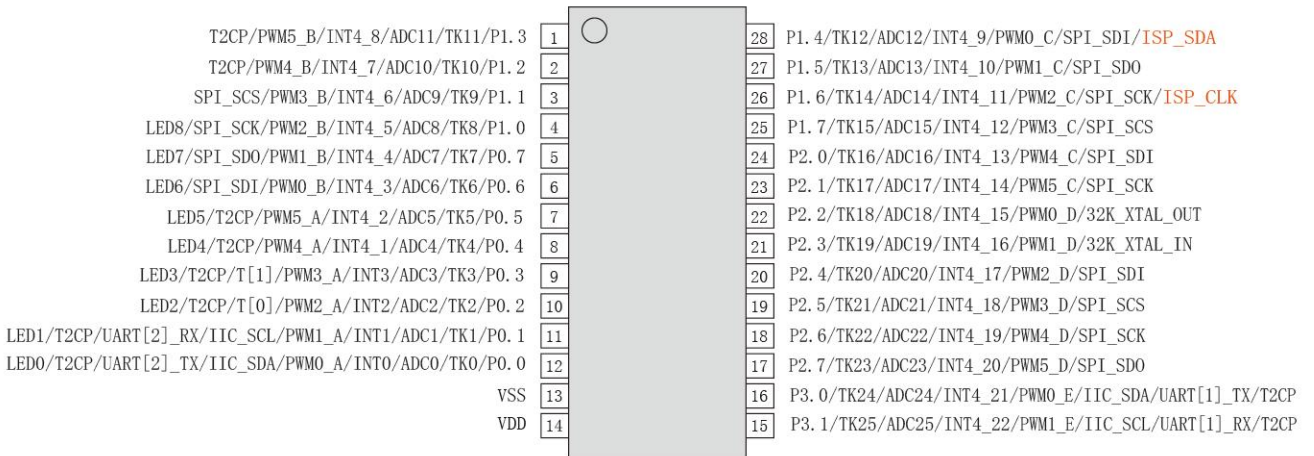


图 5-1-3 SSOP28 封装引脚图

备注：CA51F652P6A 程序下载及仿真接口：P1.4(ISP_SDA)、P1.6(ISP_CLK)

型号：CA51F652S4A

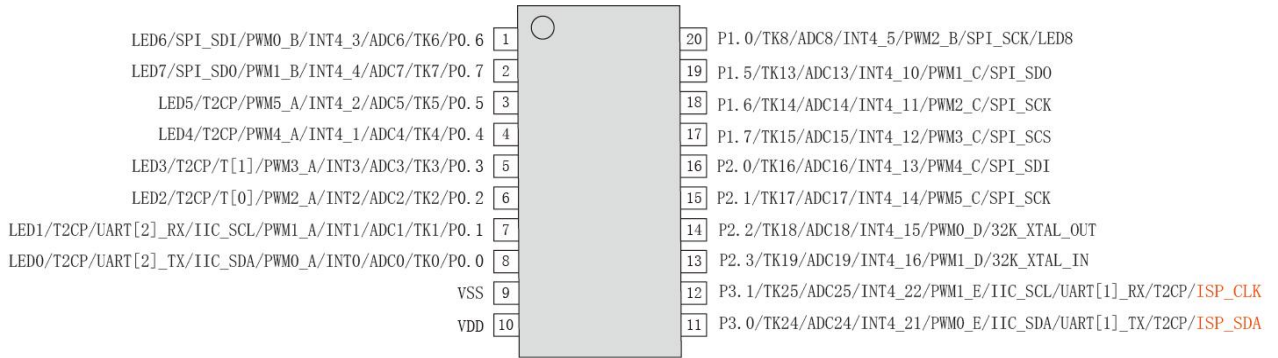


图 5-1-4 SOP20 封装引脚图

备注：CA51F652S4A 程序下载及仿真接口：P3.0(ISP_SDA)、P3.1(ISP_CLK)

型号：CA51F652S4B

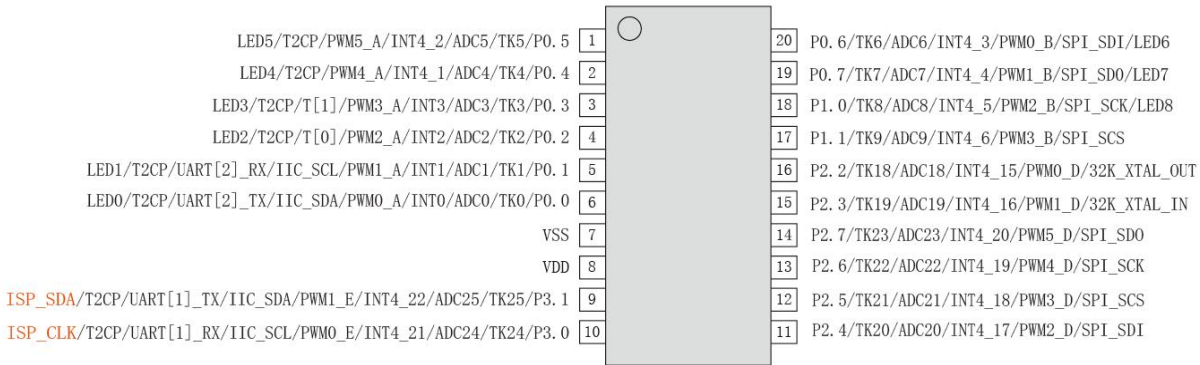


图 5-1-5 SOP20 封装引脚图

备注：CA51F652S4B 程序下载及仿真接口：P3.1(ISP_SDA)、P3.0(ISP_CLK)

型号：CA51F652S4C

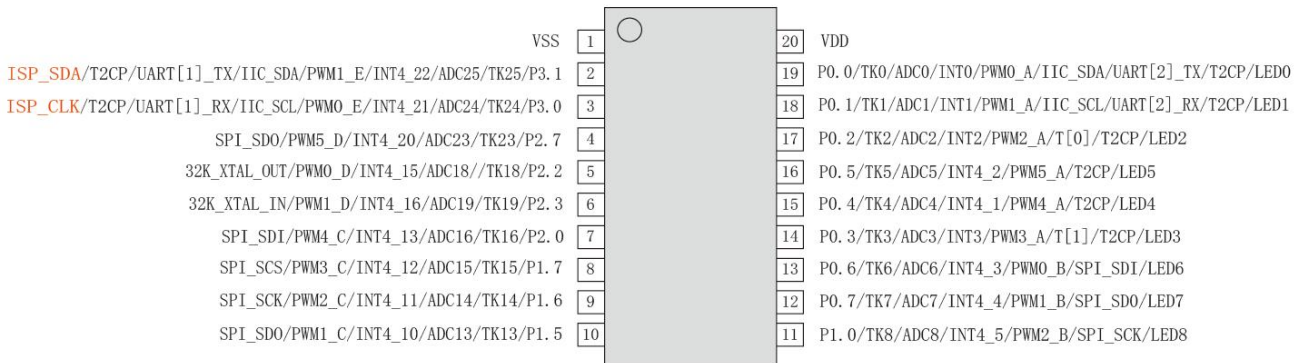


图 5-1-6 SOP20 封装引脚图

备注：CA51F652S4C 程序下载及仿真接口：P3.1(ISP_SDA)、P3.0(ISP_CLK)

型号：CA51F652S3A

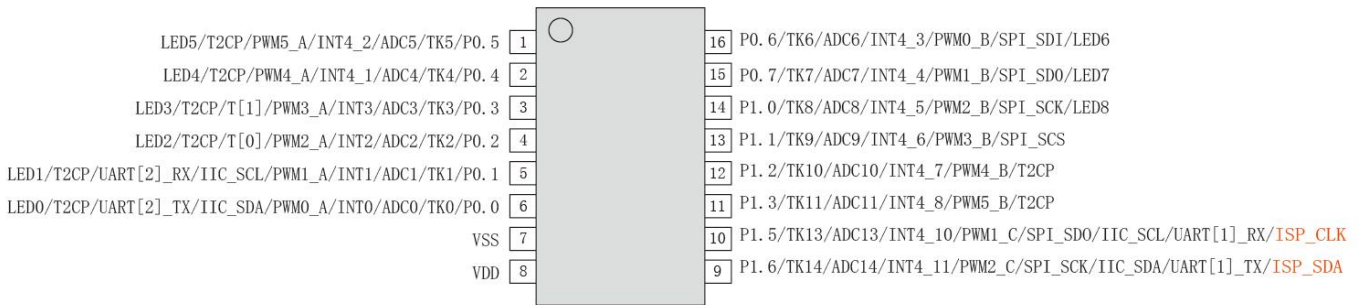


图 5-1-7 SOP16 封装引脚图

备注：CA51F652S3A 程序下载及仿真接口：P1.6(ISP_SDA)、P1.5(ISP_CLK)

型号：CA51F652S3B

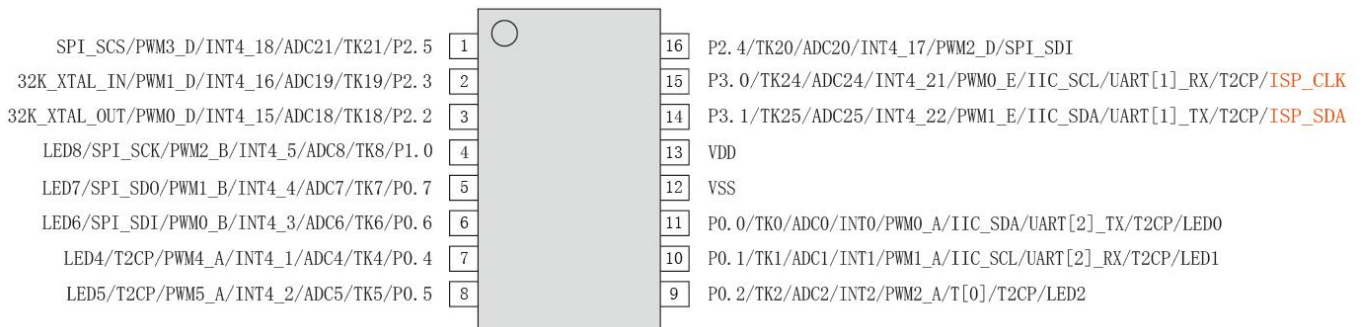


图 5-1-8 SOP16 封装引脚图

备注：CA51F652S3B 程序下载及仿真接口：P3.1(ISP_SDA)、P3.0(ISP_CLK)

型号：CA51F652S3C

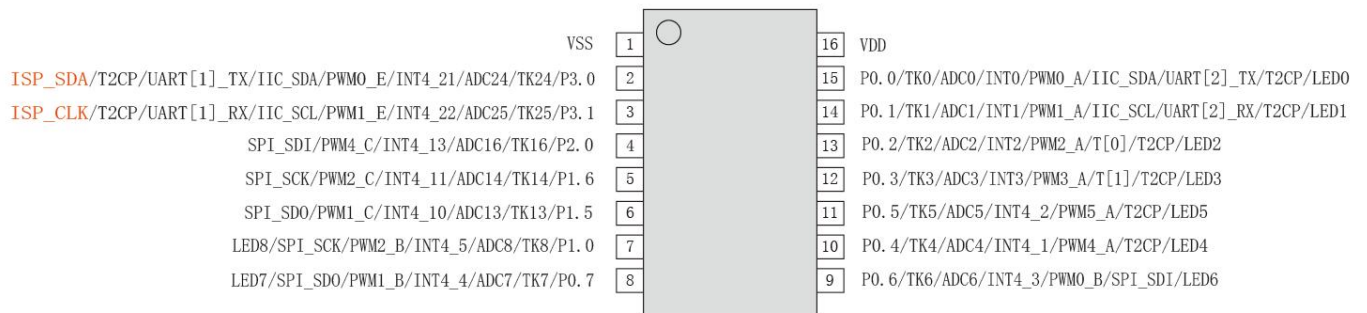


图 5-1-9 SOP16 封装引脚图

备注：CA51F652S3C 程序下载及仿真接口：P3.0(ISP_SDA)、P3.1(ISP_CLK)

5.2 引脚描述

表 5-2-1 引脚描述

引脚序号								管脚名称	管脚功能	默认功能
SOP28(A)/SSOP28(A)	SOP28(B)	SOP20(A)	SOP20(B)	SOP20(C)	SOP16(A)	SOP16(B)	SOP16(C)			
1	23	-	-	-	11	-	-	P1.3/TK11/ADC11/INT4_8/PWM5_B/T2CP	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM5 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入	通用双向 I/O 口
2	24	-	-	-	12	-	-	P1.2/TK10/ADC10/INT4_7/PWM4_B/T2CP	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM4 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入	通用双向 I/O 口
3	25	-	17	-	13	-	-	P1.1/TK9/ADC9/INT4_6/PWM3_B/ISP_SCS	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM3 信号输出 I ² C 传输口 UART2 传输口 SPI SCS 端口	通用双向 I/O 口
4	26	20	18	11	14	4	7	P1.0/TK8/ADC8/INT4_5/PWM2_B/ISP_SCK/ LED8	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM2 信号输出 I ² C 传输口 UART2 传输口 SPI SCK 端口 LED 驱动管脚	通用双向 I/O 口

5	27	2	19	12	15	5	8	P0.7/TK7/ADC7/INT4_4/PWM1_B/ISP_SDO/ LED7	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM1 信号输出 I ² C 传输口 UART2 传输口 SPI SDO 端口 LED 驱动管脚	通用双向 I/O 口
6	28	1	20	13	16	6	9	P0.6/TK6/ADC6/INT4_3/PWM0_B/ISP_SDI/ LED6	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM0 信号输出 I ² C 传输口 UART2 传输口 SPI SDI 端口 LED 驱动管脚	通用双向 I/O 口
7	1	3	1	16	1	8	11	P0.5/TK5/ADC5/INT4_2/PWM5_A/T2CP/ LED5	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM5 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入 LED 驱动管脚	通用双向 I/O 口
8	2	4	2	15	2	7	10	P0.4/TK4/ADC4/INT4_1/PWM4_A/T2CP/ LED4	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM4 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入 LED 驱动管脚	通用双向 I/O 口
9	3	5	3	14	3	-	12	P0.3/TK3/ADC3/INT3/PWM3_A/T2CP/ LED3	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT3 信号输入 PWM3 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入	通用双向 I/O 口

										LED 驱动管脚	
10	4	6	4	17	4	9	13	P0.2/TK2/ADC2/INT2/PWM2_A/T[0]/T2CP/ LED2	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT2 信号输入 PWM2 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入 LED 驱动管脚	通用双向 I/O 口	
11	5	7	5	18	5	10	14	P0.1/TK1/ADC1/INT1/PWM1_A/IIC_SCL/ UART[2]_RX/T2CP/LED1	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT1 信号输入 PWM1 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入 LED 驱动管脚	通用双向 I/O 口	
12	6	8	6	19	6	11	15	P0.0/TK0/ADC0/INT0/PWM0_A/IIC_SDA/ UART[2]_TX/T2CP/LED0	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT0 信号输入 PWM0 信号输出 I ² C 传输口 UART2 传输口 T2CP 信号输入 LED 驱动管脚	通用双向 IO 口	
13	7	9	7	1	7	12	1	VSS	电源地管脚	电源地引脚	
14	8	10	8	20	8	13	16	VDD	芯片供电管脚	芯片供电管脚	
15	9	12	9	2	-	14	3	P3.1/TK25/ADC25/INT4_22/PWM1_E/T2CP	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM1 信号输出 I ² C 传输口 UART1 传输口 T2CP 信号输入	备注： CA51F652S6A/CA51 F652P6A/CA51F652 S3A 为通用双向 IO 口，其它型号为 I ² C 传输口(ISP 下载口)	

16	10	11	10	3	-	15	2	P3.0/TK24/ADC24/INT4_21/PWM0_E/ IIC_SDA/UART[1]_TX/T2CP/ISP_SDA	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM0 信号输出 I ² C 传输口 UART1 传输口 T2CP 信号输入 ISP 下载端口	备注： CA51F652P6A/CA51 F652S3A 为通用双 向 IO 口，其它型号 为 I ² C 传输口（ISP 下载口）
17	11	-	14	4	-	-	-	P2.7/TK23/ADC23/INT4_20/PWM5_D/ IIC_SCL/UART[1]_RX/ISP_SCK	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM5 信号输出 I ² C 传输口 UART1 传输口 ISP 下载端口	备注： CA51F652S3A 为 I ² C 传输口（ISP 下载口） ，其它型号为通用 双向 IO 口
18	12	-	13	-	-	-	-	P2.6/TK22/ADC22/INT4_19/PWM4_D/ SPI_SCK	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM4 信号输出 I ² C 传输口 UART1 传输口 SPI SCK 端口	通用双向 IO 口
19	13	-	12	-	-	1	-	P2.5/TK21/ADC21/INT4_18/PWM3_D/ SPI_SCS	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM3 信号输出 I ² C 传输口 UART1 传输口 SPI SCS 端口	通用双向 IO 口
20	14	-	11	-	-	16	-	P2.4/TK20/ADC20/INT4_17/PWM2_D/ ISP_SDI	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM2 信号输出 I ² C 传输口 UART1 传输口 SPI SDI 端口	通用双向 IO 口
21	15	13	15	6	-	2	-	P2.3/TK19/ADC19/INT4_16/PWM1_D/ 32K_XTAL_IN	通用双向 I/O 口 触摸按键 ADC 模拟通道输入	通用双向 IO 口

									INT4 信号输入 PWM1 信号输出 I ² C 传输口 UART1 传输口 外部低速晶振输入 端口	
22	16	14	16	5	-	3	-	P2.2/TK18/ADC18/INT4_15/PWM0_D/ 32K_XTAL_OUT	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM0 信号输出 I ² C 传输口 UART1 传输口 外部低速晶振输出 端口	通用双向 IO 口
23	17	15	-	-	-	-	-	P2.1/TK17/ADC17/INT4_14/PWM5_C/ SPI_SCK	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM5 信号输出 I ² C 传输口 UART1 传输口 SPI_SCK 端口	通用双向 IO 口
24	18	16	-	7	-	-	4	P2.0/TK16/ADC16/INT4_13/PWM4_C/ SPI_SDI	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM4 信号输出 I ² C 传输口 UART1 传输口 SPI_SDI 端口	通用双向 IO 口
25	19	17	-	8	-	-	-	P1.7/TK15/ADC15/INT4_12/PWM3_C/ SPI_SCS	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM3 信号输出 I ² C 传输口 UART1 传输口 SPI_SCS 端口	通用双向 IO 口
26	20	18	-	9	9	-	5	P1.6/TK14/ADC14/INT4_11/PWM2_C/ SPI_SCK	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM2 信号输出	备注： CA51F652S3A/CA51 F652S3A 为 I ² C 传输 口（ISP 下载口） ，其它型号为通用

									I ² C 传输口 UART1 传输口 SPI_SCK 端口	双向 IO 口
27	21	19	-	10	10	-	6	P1.5/TK13/ADC13/INT4_10/PWM1_C/ SPI_SDO	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM1 信号输出 I ² C 传输口 UART1 传输口 SPI_SDO 端口	备注： CA51F652S3A 为 I ² C 传输口(ISP 下载口) ，其它型号为通用 双向 IO 口
28	22	-	-	-	-	-	-	P1.4/TK12/ADC12/INT4_9/PWM0_C/ SPI_SDI	通用双向 I/O 口 触摸按键 ADC 模拟通道输入 INT4 信号输入 PWM0 信号输出 I ² C 传输口 UART1 传输口 SPI_SDI 端口	备注： CA51F652S3A 为 I ² C 传输口(ISP 下载口) ，其它型号为通用 双向 IO 口

备注：信号引脚复用功能设置方法详见表 15-2-7

6 中央处理器（CPU）

6.1 CPU 简介

CA51F652 系列芯片采用单周期 8051 CPU，与原来的 MCS-51 指令集完全兼容。CPU 采用流水线结构，通常情况下，单周期 8051 CPU 的运行速度比标准 8051 处理器快 10 倍。

CPU 有以下特性：

- ◆ 1T 8051 CPU
- ◆ 兼容 8051 指令集，见指令集附录
- ◆ 双 DPTR，可用于数据快速搬移

6.2 寄存器描述

程序计数器 PC

程序计数器 PC 寄存器为 16 位，是专门用来控制指令执行顺序的寄存器，它没有寄存器地址。单片机上电或复位后，PC 值为 0，单片机从零地址开始执行程序。

累加器 ACC

累加器 ACC 是一个常用的专用寄存器，指令系统中采用 A 作为累加器的助记符，常用于存放算术或逻辑运算的操作数及运算结果。

通用寄存器 B

B 在乘除法运算中需要和 ACC 配合使用。MUL AB 指令把 ACC 和 B 中 8 位无符号数相乘，所得的 16 位乘积的低字节存放在 A 中，高字节存放在 B 中。DIV AB 指令用 B 除以 A，整数商存放在 A 中，余数存放在 B 中。寄存器 B 还可以用作通用暂存寄存器。

堆栈指针 SP

堆栈指针 SP 是一个 8 位专用寄存器。它指示出堆栈顶部在内部 RAM 块中的位置。系统复位后，SP 初始化位 07H，使得堆栈事实上由 08H 单元开始，考虑 08H~1FH 单元分别属于工作寄存器组 1~3，若在程序设计中用到这些区，则最好 SP 改变为 80H 或更大的为宜。

数据指针 DPTR

数据指针 DPTR0/DPTR1 是两个 16 位专用寄存器，它们的高位字节寄存器用 DP0H/DP1H 表示，低位字节寄存器用 DP0L/DP1L 表示，通过 DPS(PSW.1)可选择使用 DPTR0/DPTR1。每个 DPTR 既可以作为一个 16 位寄存器来处理，也可以作为 2 个独立的 8 位寄存器 DP0H/DP1H 和 DP0L/DP1L 来处理。

状态寄存器 PSW

状态寄存器 PSW 是 CPU 的状态寄存器。在 CPU 做算术运算或者逻辑运算时，对应的 PSW 状态位会发生改变。

表 6-2-1 累加器 ACC

EOH	7	6	5	4	3	2	1	0
ACC	ACC[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-2 通用寄存器 B

FOH	7	6	5	4	3	2	1	0
B	B[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-3 堆栈指针 SP

81H	7	6	5	4	3	2	1	0
SP	SP[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	1	1	1

表 6-2-4 数据指针 DP0L

82H	7	6	5	4	3	2	1	0
DP0L	DP0L[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-5 数据指针 DP0H

83H	7	6	5	4	3	2	1	0
DP0H	DP0H[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-6 数据指针 DP1L

84H	7	6	5	4	3	2	1	0
DP1L	DP1L[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-7 数据指针 DP1H

85H	7	6	5	4	3	2	1	0
DP1H	DP1H[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 6-2-8 状态寄存器 PSW

D0H	7	6	5	4	3	2	1	0
PSW	CY	AC	F0	RS[1:0]		OV	DPS	P
R/W	R/W	R/W	R/W	R/W		R/W	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	CY	进位标志位 0: 算术或逻辑运算中, 没有进位或借位发生 1: 算术或逻辑运算中, 有进位或借位发生						
6	AC	辅助进位标志位 0: 算术或逻辑运算中, 没有辅助进位或借位发生 1: 算术或逻辑运算中, 有辅助进位或借位发生						
5	F0	F0 标志位 用户自定义标志位						
4~3	RS	R0~R7 寄存器页选择位 00: 页 0 (映射到 00H-07H) 01: 页 1 (映射到 08H-0FH) 10: 页 2 (映射到 10H-17H) 11: 页 3 (映射到 18H-1FH)						
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生						
1	DPS	DPTR 选择寄存器, 0 为选择 DPTR0, 1 为选择 DPTR1						
0	P	奇偶校验位 0: 累加器 A 值为 1 的位数为偶数 1: 累加器 A 值为 1 的位数为奇数						

表 6-2-9 寄存器 SPMAX

F3H	7	6	5	4	3	2	1	0
SPMAX	SPMAX[7:0]							
R/W	R	R	R	R	R	R	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	SPMAX	寄存器 SPMAX 用于记录 SP 的最大值，用户在应用程序中可查看此寄存器来判断堆栈有没有溢出风险						

7 存储器系统

7.1 随机数据存储器（RAM）

CA51F652 系列芯片提供了 256 字节内部 RAM 和 1024 字节外部 RAM，存储器地址分配如下：

- 低位 128 字节的内部 RAM（地址：00H ~ 7FH）可直接寻址或间接寻址。
- 高位 128 字节的内部 RAM（地址：80H ~ FFH）只能间接寻址。
- 外部 1024 字节外部 RAM（地址：0000H ~ 03FFH）可通过 MOVX 指令间接寻址。

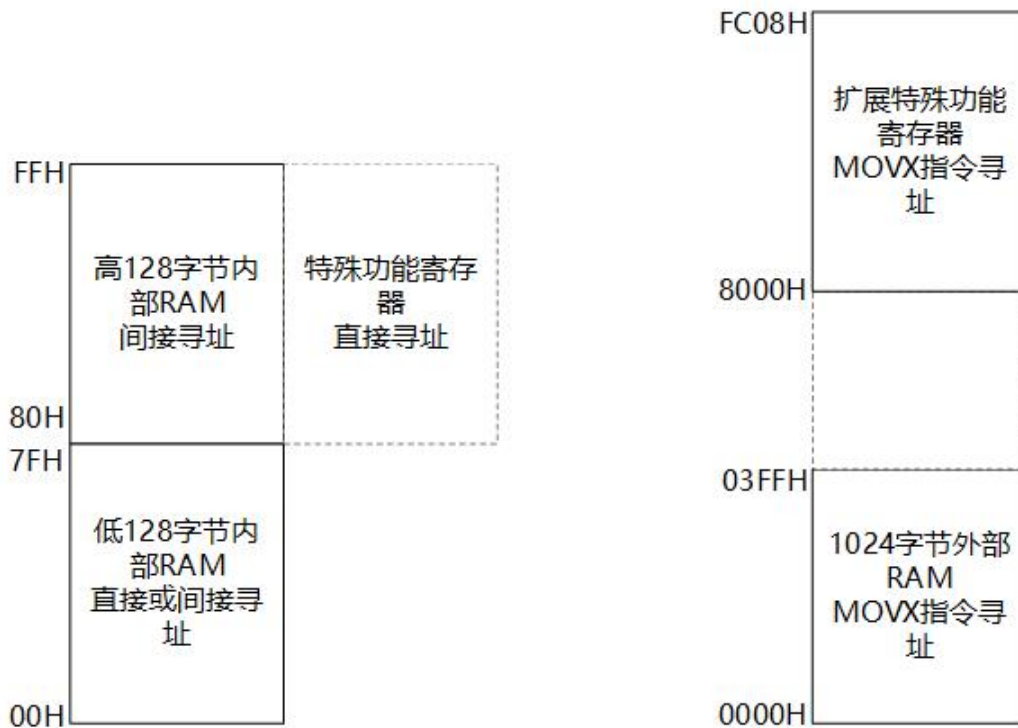


图 7-1-1 RAM 组织结构图

7.2 特殊功能寄存器（SFR）

CA51F652 系列芯片提供了兼容传统 8051 的 SFR 分布，SFR 和高 128 字节内部 RAM 共用地址 80H ~ FFH，只能直接寻址，SFR 映射如表 7-2-1 所示。

表 7-2-1 特殊功能寄存器（SFR）映射表

	可位寻址	不可位寻址						
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8H	TKST	TKCFG1	TKCFG2	TKCFG3	TKDL	TKDH	TKPULL	TKCFG4
F0H	B	CBYTE	TKPULLTRIM	SPMAX	TKIE	-	-	-
E8H	LVDCON	LXCON	COMS	LXDAT	LXDIVL	LXDIVH	-	-
E0H	ACC	-	-	-	-	-	-	-
D8H	UDCKS1	-	-	-	-	-	-	-
D0H	PSW	EP0CON	EP1CON	EP2CON	EP1F	TMCON	TMSNU	-
C8H	CKCON	CKDIV	IHCFGL	IHCFGH	ILCFG	-	-	-
C0H	I2CCON	I2CADR	I2CADM	I2CCCR	I2CDAT	I2CSTA	I2CFLG	-
B8H	IP	S2CON	S2BUF	S2RELL	S2RELH	UDCKS2	-	-
B0H	P3	-	-	-	-	-	-	-
A8H	IE	SPCON	SPDAT	SPSTA	-	-	-	-
A0H	P2	WDFLG	WDVTHL	WDVTHH	T2CON	T2CRH	T2CRL	WDCON
98H	S1CON	S1BUF	PWMDUTH	PWMDUTL	PWMAIF	PWMBIF	PWMCIF	INDEX
90H	P1	PWMEN	PWMUPD	PWMCMAX	PWMCON	PWMCFG	PWMDIVL	PWMDIVH
88H	TCON	TMOD	TL0	TL1	TH0	TH1	IDLST	STPST
80H	P0	SP	DP0L	DP0H	DP1L	DP1H	PWCON	PCON

由于 SFR 地址空间有限，CA51F652 系列芯片在外部 RAM 地址空间增加了扩展特殊功能寄存器，扩展特殊功能寄存器映射如图表 7-2-2 所示。

表 7-2-2 扩展特殊功能寄存器映射表

	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
8000H	P00F	P01F	P02F	P03F	P04F	P05F	P06F	P07F
8008H	P10F	P11F	P12F	P13F	P14F	P15F	P16F	P17F
8010 H	P20F	P21F	P22F	P23F	P24F	P25F	P26F	P27F
8018H	P30F	P31F	-	-	-	-	-	-
8060H	ADCON	ADCFGL	ADCDL	ADCDH	ADCALL	ADCALH	ADCFGH	-
8068 H	S1RELL	S1RELH	-	-	-	-	-	-
8120H	P00C	P01C	P02C	P03C	P04C	P05C	P06C	P07C
8128H	P10C	P11C	P12C	P13C	P14C	P15C	P16C	P17C
8130H	P20C	P21C	P22C	P23C	P24C	P25C	P26C	P27C
8138H	P30C	P31C	-	-	-	-	-	-
FC00H	MECON	FSCMD	FSDAT	LOCK	PABRD	PTSL	PTSH	-
FC08H	-	-	-	-	-	-	-	-

7.3 Flash 存储器

7.3.1 功能简介

Flash 16K 字节，大于 100000 次重复擦写，程序空间 15.5K，512Byte 数据空间可用于保存数据（如需更大空间存储数据，可通过 PADRD 寄存器将程序区划分）。Flash 存储器由一组特定的寄存器控制，用户可用这些寄存器进行读写擦、设置写保护等操作。

7.3.2 Flash 存储器组织结构

- Flash 由若干个页组成，扇区是进行擦除操作的最小单位，每个扇区大小为 512 字节。
- Flash 写操作以 4 个字节为单位，写入的字节数要为 4 的倍数，不支持单字节写入。
- Flash 读操作不需要以 4 个字节为单位，可连续读取任意数量字节。
- Flash 可以按功能划分为程序区和数据区，划分单位为 512 字节，程序区用于存储用户的程序，数据区是用于存储一些掉电需要保存的数据。



图 7-3-1 16K Flash 存储器结构

7.3.3 Flash 寄存器描述

表 7-3-3-1 寄存器 MECON

FC00H	7	6	5	4	3	2	1	0
MECON	-	DPSTB	-	-	-	-	-	BOOT
R/W	-	R/W	-	-	-	-	-	R/W
初始值	-	0	-	-	-	-	-	0
位编号	位符号	说明						
7	-	-						
6	DPSTB	IDLE/STOP 模式下 Flash 进入睡眠模式控制位 0: IDLE/STOP 模式下, Flash 处于正常工作模式 1: IDLE/STOP 模式下, Flash 进入睡眠模式 备注: 如果 DPSTB=1, 当芯片进入 IDLE/STOP 模式, Flash 也同时进入睡眠模式, Flash 在睡眠模式的功耗为 50nA, 当芯片退出 IDLE/STOP 模式, Flash 也同时退出睡眠模式。						
5~1	-	-						
0	BOOT	设置软复位后程序启动空间选择位域 0: 软复位后程序从 FLASH 启动运行 1: 软复位后程序从 XRAM 启动运行						

表 7-3-3-2 寄存器 FSCMD

FC01H	7	6	5	4	3	2	1	0
FSCMD	IFEN	-	-	-	CLRPL	CMD[2:0]		
R/W	R/W	-	-	-	R/W	R/W		
初始值	0	-	-	-	0	0	0	0
位编号	位符号	说明						
7	IFEN	信息区访问使能位, 访问时需将此位置位						
6~4	-	-						
3	CLRPL	清除 Flash latch 中数据						
2~0	CMD	命令寄存器 000: 无操作 100: Flash 扇区擦除 001: 读 Flash 数据区 010: 写 Flash 数据区 011: 擦除 Flash 数据区一个扇区 101: 读 Flash 程序区 110: 写 Flash 程序区 111: 擦除 Flash 程序区一个扇区 备注: 1. 擦除和写命令执行后 CMD 自动清零。 2. 读命令写入后 CMD 保持不变然后通过读写 FSDAT 完成。 3. Flash 写操作以 4 个字节为单位, 写入的字节数要为 4 的倍数, 不支持单字节写入。						

表 7-3-3-3 寄存器 FSDAT

FC02H	7	6	5	4	3	2	1	0
FSDAT	FSDAT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号		说明					
7~0	FSDAT		Flash 数据寄存器					

表 7-3-3-4 寄存器 LOCK

FC03H	7	6	5	4	3	2	1	0
LOCK								
R	-	REPE	-	-	FLKF	PLKF	DLKF	ILKF
W	LOCK[7:0]							
初始值	-	0	-	-	0	0	0	0
位编号	位符号		说明					
写操作								
7~0	LOCK		28H: 对 Flash 可编程区解锁 29H: 对 Flash 程序区解锁 2AH: 对 Flash 数据区解锁 AAH: Flash 加锁, 不能进行写擦操作					
读操作								
7~4	-							
3	FLKF		可编程区解锁标志, 1 表示已解锁					
2	PLKF		程序区解锁标志, 1 表示已解锁					
1	DLKF		数据区解锁标志, 1 表示已解锁					
0	-		-					

表 7-3-3-5 寄存器 PADRD

FC04H	7	6	5	4	3	2	1	0
PARD	-	-	-	PADRD[7:0]				
R/W	-	-	-	R/W				
初始值	-	-	-	1	1	1	1	1
位编号	位符号		说明					
7~5	-		-					
4~0	PADRD		程序区和数据区划分配置寄存器 程序区和数据区以 512 字节为单位进行划分, 当 PADRD>0 时,					

		<p>程序区的地址空间为: $0 \sim (\text{PADRD} \times 512 - 1)$, 数据区的地址空间为: $(\text{PADRD} \times 512) \sim 3\text{FFFH}$.</p> <p>备注:</p> <ol style="list-style-type: none"> 当 $\text{PADRD}=0$ 时, 整个 Flash 空间都是数据空间。 PADRD 的最大值为 1FH, 即至少要划分一个扇区作为数据空间。
--	--	---

表 7-3-3-6 寄存器 PTS

FC05H	7	6	5	4	3	2	1	0
PTSL	PTS[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
FC06H	7	6	5	4	3	2	1	0
PTSH	-	-	PTS[13:8]					
R/W	-	-	R/W					
初始值	-	-	0	0	0	0	0	0
位编号	位符号	说明						
15~14	-	-						
13~0	PTS	目标地址指针寄存器 备注: 写操作, PTS 必须设置为 4 的整数倍。						

7.3.4 Flash 控制例程

◆ **Flash 划分程序区和数据区**

- ◆ 例如，最后 512 字节为数据空间（为默认数据区），其余为程序空间，程序如下：

```
-----
PADRD = 31; //程序区空间地址为：0~0x3DFF,数据区空间地址为：0x3E00~0x3FFF
-----
```

备注：以上设置数据区在 FLASH 中的物理地址是 0x3E00~0x3FFF，但是逻辑地址是 0x0000~0x01FF，读写数据区时应填写逻辑地址。

◆ **数据空间扇区擦除**

- ◆ 例如，需要擦除数据空间扇区 n，程序如下：

```
-----
FSCMD = 0; //设置 CMD 为 0
LOCK = 0x2A; //数据空间解锁
PTSH = (unsigned char)((n*0x200)>>8); //设置扇区高位地址
PTSL = (unsigned char)(n*0x200); //设置扇区低位地址
FSCMD = 3; //设置擦除命令
LOCK = 0xAA; //FLASH 加锁
-----
```

备注：扇区序号 n=0、1、2.....。

◆ **数据空间写入数据**

- ◆ 例如，往数据空间地址为 0~255 写入数据 0xAA，程序如下：

```
-----
unsigned char i;
FSCMD = 0; //设置 CMD 为 0
LOCK = 0x2A; //数据空间解锁
PTSH = (unsigned char)(0>>8); //设置数据首地址高 8 位
PTSL = (unsigned char)0; //设置数据首地址低 8 位
FSCMD = 2; //设置写命令
for(i=0;i<256;i++)
{
    FSDAT = 0xAA;
}
FSCMD = 0;
LOCK = 0xAA; //FLASH 加锁
-----
```

备注：

1. 当连续写入数据时，只需设置首地址，每次写 FSDAT 后，数据指针寄存器 PTS 会自动累加。
2. 读写数据区时，设置的地址是数据区的逻辑地址，而不是 FLASH 的物理地址，逻辑地址是从 0 开始的。
3. 写入数据的时候，必须以字为单位，即写入的字节数要为 4 的倍数；

◆ **数据空间读出数据**

◆ 例如，从数据空间地址为 0~255 读出数据到指针 pBuf，程序如下：

```

-----
unsigned char i, *pBuf;
FSCMD = 0;                //设置 CMD 为 0
LOCK = 0x2A;              //数据空间解锁
PTSH = (unsigned char)(0>>8); //设置数据首地址高 8 位
PTSL = (unsigned char)0;   //设置数据首地址低 8 位
FSCMD = 1;                //设置读命令
for(i=0;i<256;i++)
{
    *pBuf++ = FSDAT ;      //连续写入数据
}
FSCMD = 0;
LOCK = 0xAA;              //FLASH 加锁
-----

```

备注：

1. 当连续读出数据时，只需设置首地址，每次读 FSDAT 后，数据指针寄存器 PTS 会自动累加。
2. 读操作不需要以 4 个字节为单位，可连续读取任意数量字节。

7.4 外部 RAM 映射为程序空间

1024 字节的外部 RAM 可以映射为程序空间使用，映射地址为 8000H~83FFH，映射图如图 7-4-1 所示。用户可以下载程序到外部 RAM 空间，当程序运行时直接执行跳转指令跳到映射程序区执行。同样效果，也可把 BOOT（详见寄存器 MECON）的值设置为 1，然后执行软复位，复位后程序从外部 RAM 空间开始执行（此时映射地址为 0000H~03FFH）。映射程序区用来实现 IAP 等功能特别方便。

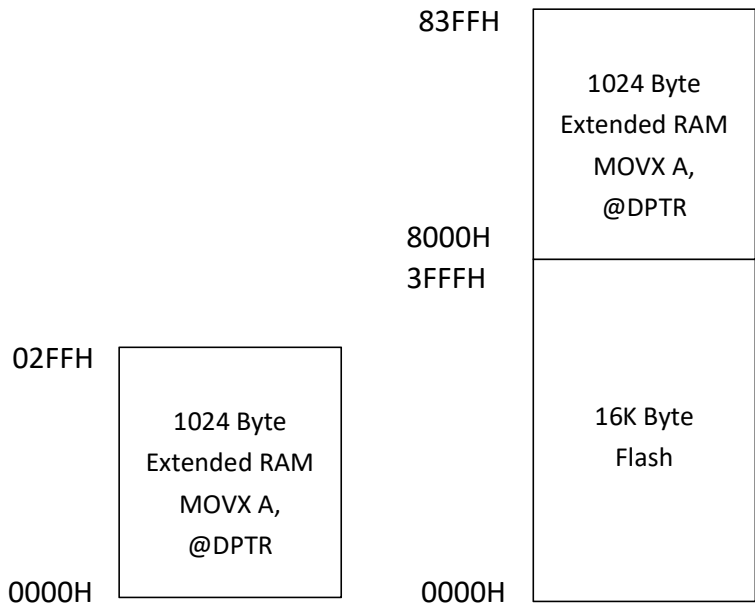


图 7-4-1 XRAM 地址映射图

8 中断系统

8.1 功能简介

CA51F652 系列芯片有一个增强的中断控制系统，共有 7 个中断入口，每个中断入口有若干中断源，每个中断源有 2 级中断优先级。每个中断源都有独立的中断向量、优先级设置位、中断使能位、中断标志。CPU 在响应中断后，进入该中断对应的中断服务程序，接到 RETI 指令后将返回中断前状态。如果同时有多个有效中断产生中断请求，CPU 将根据设置的中断优先级依次响应；如果优先级相同，则根据它们的自然优先级（中断入口地址从低到高）依次响应。

8.2 中断逻辑

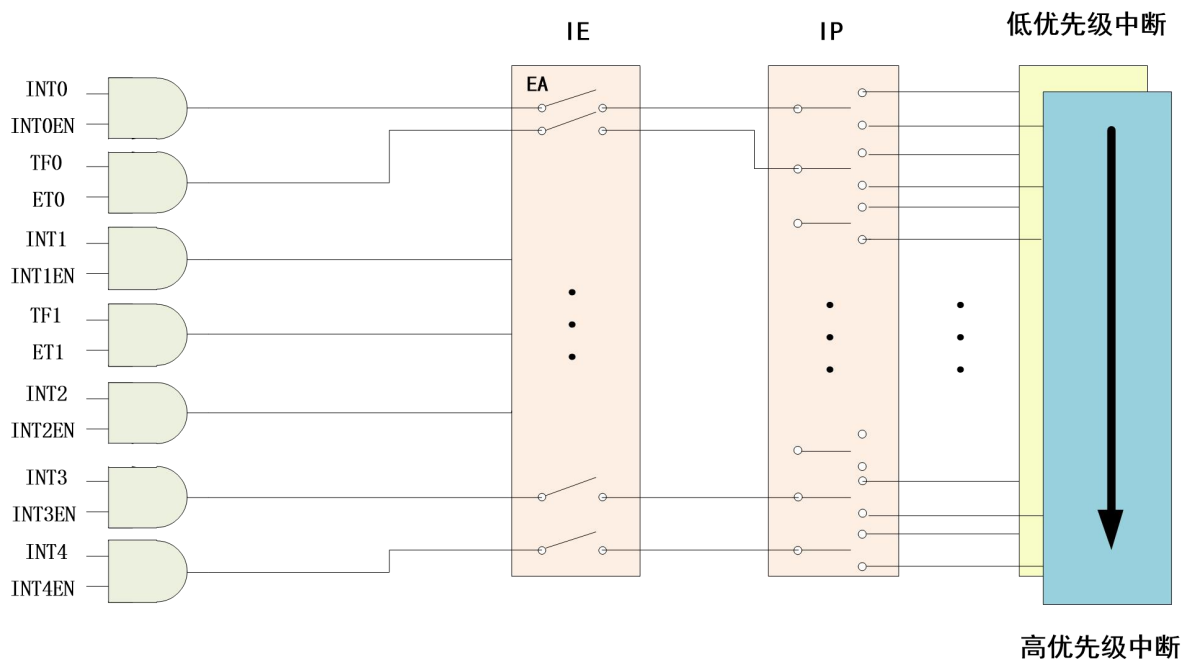


表 8-2-1 中断逻辑图

8.3 中断向量表

表 8-3-1 中断向量表

中断	中断源	向量	默认优先级
INT0	INT0	03H	0
TF0	定时器 0	0BH	1
INT1	INT1	13H	2
TF1	定时器 1	1BH	3
INT2	外部中断 2/UART1/ ADC 中断/PWM 中断/SPI 中断	23H	4
INT3	外部中断 3/定时器 2/触摸中断/TMC 中断	2BH	5
INT4	外部中断 4/ UART2/WDT 中断/I2C 中断/LVD 中断	33H	6

8.4 中断控制寄存器

表 8-4-1 寄存器 IE

A8H	7	6	5	4	3	2	1	0
IE	EA	INT4EN	INT3EN	INT2EN	ET1	EX1	ET0	EX0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	EA	全局中断使能控制位 0: 关闭 1: 打开						
6	INT4EN	中断 4 使能控制位（中断 4 用于 UART2/WDT/I2C/LVD/外部中断 4） 0: 关闭 1: 打开						
5	INT3EN	中断 3 使能控制位（中断 3 用于定时器 2/ TK/ TMC/外部中断 3） 0: 关闭 1: 打开						
4	INT2EN	中断 2 使能控制位（中断 2 用于 UART1/ ADC/ PWM/ SPI/外部中断 2） 0: 关闭 1: 打开						
3	ET1	定时器 1 中断使能控制位 0: 关闭 1: 打开						
2	EX1	中断 1 使能控制位（中断 1 用于外部中断 1） 0: 关闭 1: 打开						

1	ETO	定时器 0 中断使能控制位 0: 关闭 1: 打开
0	EX0	中断 0 使能控制位（中断 0 用于外部中断 0） 0: 关闭 1: 打开

备注: IE 的使能控制位是对应中断向量的, 各中断源的中断开关也要另外打开。例如: 要开启外部中断 2 的中断, 除了设置 INT2EN 为 1, EPIE0 (外部中断 2 使能位) 也要设为 1。

表 8-4-2 寄存器 IP

B8H	7	6	5	4	3	2	1	0
IP	-	PX4	PX3	PX2	PT1	PX1	PT0	PX0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	PX4	中断 INT4 优先级控制位 0: 低优先级 1: 高优先级						
5	PX3	中断 INT3 优先级控制位 0: 低优先级 1: 高优先级						
4	PX2	中断 INT2 优先级控制位 0: 低优先级 1: 高优先级						
3	PT1	定时器 1 优先级控制位 0: 低优先级 1: 高优先级						
2	PX1	外部中断 1 优先级控制位 0: 低优先级 1: 高优先级						
1	PT0	定时器 0 优先级控制位 0: 低优先级 1: 高优先级						
0	PX0	外部中断 0 优先级控制位 0: 低优先级 1: 高优先级						

8.5 外部中断

8.5.1 外部中断介绍

除了标准 8051 的 INT0 和 INT1 以外，系统还扩展了 3 个中断入口 INT2~INT4 作为外部中断。每个外部中断都可以用于 STOP 模式唤醒。EPIF 为 INT2~INT4 外部中断状态寄存器。INT2~INT4 对应的各个配置寄存器为 EP0CON~EP2CON。

中断输入引脚选择：INT0（P0.0）、INT1（P0.1）、INT2（P0.2）、INT3（P0.3），INT4 可选择除 P0.0~P0.3 外的其它任意 I/O 引脚为中断触发源输入引脚。INT0~INT1 可选择上升沿或下降沿触发中断，INT2~INT4 可选择上升沿、下降沿或双沿触发中断。

备注：

1. INT0 和 INT1 可选择上升沿或下降沿触发，选择位分别为 IT0 和 IT1，详见寄存器 TCON 相关描述。

8.5.2 外部中断寄存器

表 8-5-1 寄存器 EPIF

D4H	7	6	5	4	3	2	1	0
EPIF	-	-	-	-	-	EPIF2	EPIF1	EPIF0
R/W	-	-	-	-	-	R/W	R/W	R/W
初始值	-	-	-	-	-	0	0	0
位编号	位符号	说明						
7~3	-	-						
2	EPIF2	外部中断 4 中断标志位，写 1 清零						
1	EPIF1	外部中断 3 中断标志位，写 1 清零						
0	EPIF0	外部中断 2 中断标志位，写 1 清零						

表 8-5-2 寄存器 EPCON

D1H	7	6	5	4	3	2	1	0
EPOCON	EPIE0	EPPL0		-	-	-	-	-
R/W	R/W	R/W	RW	-	-	-	-	-
初始值	0	0	0	-	-	-	-	-
D2H	7	6	5	4	3	2	1	0
EP1CON	EPIE1	EPPL1		-	-	-	-	-

R/W	R/W	R/W	R/W	-	-	-	-	-
初始值	0	0	0	-	-	-	-	-
D3H	7	6	5	4	3	2	1	0
EP2CON	EPIE2	EPPL2		EPPS2				
R/W	R/W	R/W	R/W	R/W				
初始值	0	0	0	0	0	0	0	0
备注：下表中的“n”表示0/1/2								
位编号	位符号	说明						
7	EPIEn	外部中断使能位 0: 关闭 1: 打开 备注：n=0/1/2 分别对应外部中断2/3/4。						
6~5	EPPLn	外部中断触发沿选择位 00: 上升沿 01: 下降沿 1x: 双沿 备注：n=0/1/2 分别对应外部中断2/3/4。 x=0/1						
4~0	EPPS2	外部中断4选择中断输入口 00000: 表示选择 P1.0; 00001: 表示选择 P1.1; 00010: 表示选择 P1.2; 00011: 表示选择 P1.3; 00100: 表示选择 P1.4; 00101: 表示选择 P1.5; 00110: 表示选择 P1.6; 00111: 表示选择 P1.7; 01000: 表示选择 P2.0; 01001: 表示选择 P2.1; 01010: 表示选择 P2.2; 01011: 表示选择 P2.3; 01100: 表示选择 P2.4; 01101: 表示选择 P2.5; 01110: 表示选择 P2.6; 01111: 表示选择 P2.7; 10000: 表示选择 P0.4; 10001: 表示选择 P0.5; 10010: 表示选择 P0.6; 10011: 表示选择 P0.7; 10100: 表示选择 P3.0; 10101 及其它: 表示选择 P3.1;						

8.5.3 外部中断控制例程

◆ 外部中断 0 控制例程

例如，使能外部中断 0，程序如下：

```

-----
void INT0_init(void)
{
    P00F = 1;    //外部中断 0 的中断引脚为 P0.0，设置 P0.0 为输入功能
    EX0 = 1;    //INT0 中断使能
    IE0 = 1;    //外部中断 0 使能
    IT0 = 1;    //设置为下降沿中断
    EA = 1;    //总中断使能
}
void INT0_ISR (void) interrupt 0
{
    //外部中断 0 中断服务程序
}
-----
    
```

◆ 外部中断 4 控制例程

以外部中断 4 为例，设置 P1.0 为外部中断 4 中断输入引脚并开启外部中断 4，程序如下：

```

-----
void INT4_init(void)
{
    P10F = 1;                //设置 P1.0 为输入引脚
    EP2CON = (1<<7) | (0<<5) | 0; //设置为上升沿触发并设置中断引脚索引编号，0 对应 P1.0，如果设置为下
                                //降沿触发则设置为 EP2CON = (1<<7) | (1<<5) | 0;
    INT4EN = 1;              //INT4 中断使能
    EA = 1;                  //总中断使能
}
void INT4_ISR (void) interrupt 6
{
    if(EPIF & 0x04)         //判断外部中断 4 中断标志
    {
        EPIF = 0x04;       //中断标志写 1 清 0
        //外部中断 4 中断服务程序
        .....
    }
}
-----
    
```

9 时钟系统

9.1 时钟系统介绍

CA51F652 系列芯片共支持以下时钟源：

- 内置 1MHz RC 振荡器
- 内置 128KHz RC 振荡器
- 内置 PLL 倍频时钟
- 支持外部 32.768KHz 晶体振荡器

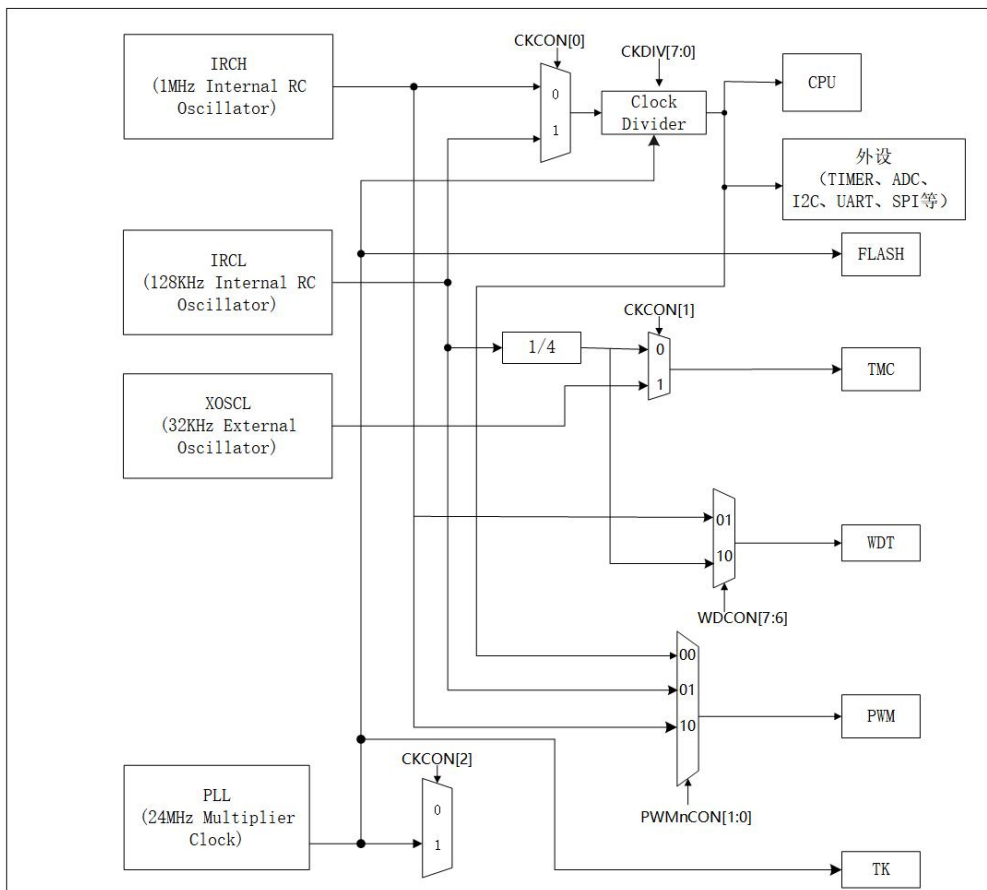


图 9-1-1 时钟源示意图

用户可独立的管理各个时钟源，每个时钟源都可以单独打开或关闭，从而可以灵活控制功耗。IRCH/IRCL 时钟源可设置为系统时钟，也可分配到各种外设中，作为外设的时钟源，详细请参考外设部分介绍。

备注：外部 32.768KHz 晶体振荡器 (XOSCL) 只可作为 TMC 定时器的时钟源。

9.1.1 时钟专用名称定义

名称缩写	描述
IRCH	内置 1MHz RC 振荡器
IRCL	内置 128KHz RC 振荡器
PLL	24MHz 倍频时钟
XOSCL	外部 32.768KHz 晶体振荡器

9.1.2 内置 1MHz RC 振荡器 (IRCH)

IRCH 可通过寄存器 CKCON 的 IHCKE 位打开或关闭。芯片出厂后，IRCH 的频率校正为 1MHz 时钟精度为 $\pm 1\% @ 5V/25^{\circ}C$ 。

9.1.2 内置 24MHz 倍频时钟 (PLL)

PLL 以 IRCH 为参考时钟进行倍频，可通过寄存器 CKCON 的 PLLCKE 位打开或关闭。

9.1.3 内置 128 KHz RC 振荡器 (IRCL)

IRCL 可通过寄存器 CKCON 的 ILCKE 位打开或关闭。IRCL 设为系统时钟可实现系统低功耗。

9.1.4 外部 32.768KHz 晶体谐振器 (XOSCL)

XOSCL 主要是作为 TMC 的时钟源，用于实时计时，实现产品的时钟功能。XOSCL 通过寄存器 CKCON 的 XLCKE 位打开或关闭，要注意的是，XOSCL 起振时间比较长，大约需要 1 秒左右才能达到稳定，在应用时需要等待 XOSCL 时钟稳定后才可以使使用。

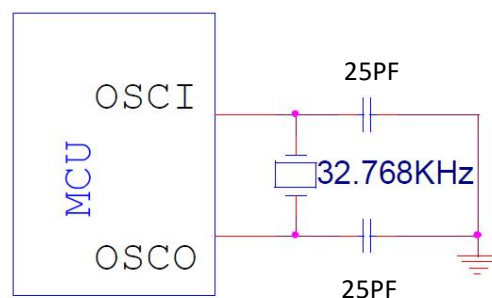


图 9-1-4-1 XOSCL 典型电路图

- 重要提醒:**
1. 硬件设计时晶振负载电容地必须和芯片地连接，晶振补偿电容尽量靠近芯片 VSS 引脚。
32.768KHz 石英晶振要求使用直径 3mmx8mm 的晶振规格。
 2. 以上电路及元件参数仅供参考，使用不同厂家晶振在电路使用中参数可能需要修改。

9.2 时钟控制寄存器描述

表 9-2-3-1 寄存器 IHCFGL、IHCFGH

CAH	7	6	5	4	3	2	1	0
IHCFGL	IHCFG[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
CBH	7	6	5	4	3	2	1	0
IHCFGL	-	-	-	-	-	-	-	IHCFG[8]
R/W	-	-	-	-	-	-	-	R/W
初始值	-	-	-	-	-	-	-	0
位编号	位符号	说明						
8~0	IHCFG	IRCH 频率调整寄存器 备注：此寄存器上电后自动加载值对应频率 1MHz，除特殊应用外，不建议修改此数值。						

表 9-2-3-2 寄存器 ILCFG

CCH	7	6	5	4	3	2	1	0
ILCFG	-	-	ILCFG [7:0]					
R/W	-	-	R/W					
初始值	-	-	0	0	0	0	0	0
位编号	位符号	说明						
7~0	ILCFG	IRCL 频率调整寄存器 备注：此寄存器上电后自动加载值对应频率 128KHz，除特殊应用外，不建议修改此数值。						

9.3 系统时钟

系统时钟控制由寄存器 CKCON、CKDIV 完成。通过这些寄存器组，可以单独设置各时钟源的开关、系统时钟的切换和分频等操作。

9.3.1 系统时钟结构图

系统时钟结构图见图 9-3-1。

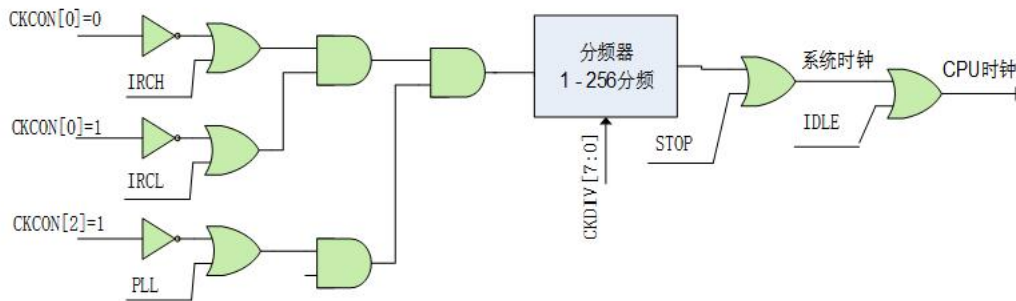


图 9-3-1 系统时钟结构图

9.3.2 系统时钟控制寄存器描述

表 9-3-2-1 寄存器 CKCON

C8H	7	6	5	4	3	2	1	0
CKCON	IHCKE	ILCKE	PLLCKE	XLCKE	-	PLLSEL	TMCS	SCKS
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
初始值	0	0	0	0	-	0	0	0
位编号	位符号	说明						
7	IHCKE	IRCH 使能控制位 1: 打开 0: 关闭 备注: 该位为 1 时, 时钟模块打开, 但是该位为 0 时, 如果系统或者其他模块选择了该时钟源, 该时钟仍然会被打开。						
6	ILCKE	IRCL 使能控制位						

		1: 打开 0: 关闭 备注: 该位为1时, 时钟模块打开, 但是该位为0时, 如果系统或者其他模块选择了该时钟源, 该时钟仍然会被打开。
5	PLLCKE	PLL 时钟使能控制位 1: 打开 0: 关闭
4	XLCKE	XOSCL 时钟使能控制位 0: XOSCL 时钟关闭 1: XOSCL 时钟打开
3	-	-
2	PLLSEL	PLL 设置为系统时钟选择位 备注: PLLSEL=1 选择 PLL 时钟为系统时钟, 此时 SCKS 为无效位
1	TMCS	TMC 计数时钟选择 0: 选择 IRCL 1: 选择 XOSCL
0	SCKS	IRCH、IRCL 设置为系统时钟选择位 0: 选择 IRCH 1: 选择 IRCL 备注: 当 PLLSEL=0, SCKS 位有效, SCKS=0 选择 IRCH, SCKS=1 选择 IRCL

表 9-3-2-2 寄存器 CKDIV

C9H	7	6	5	4	3	2	1	0
CKDIV	CKDIV[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	1
位编号	位符号	说明						
7~0	CKDIV	系统时钟分频: 00H: 不分频 01H: 2分频 02H: 3分频 03H: 4分频 FFH: 256分频						

9.3.3 系统时钟控制方法及例程

◆ 设置系统时钟为 IRCH

设置系统时钟为 IRCH，程序如下：

```

-----
#define IHCKE      (1<<7)
#define CKSEL_IRCH 0
void Sys_Clk_Set_IRCH(void)
{
    CKCON |= IHCKE;           //打开 IRCH 时钟
    Delay_ms(1);
    CKCON = (CKCON&0xFA) | CKSEL_IRCH; //设置系统时钟为 IRCH
}
-----
    
```

◆ 设置系统时钟为 IRCL

设置系统时钟为 IRCL，程序如下：

```

-----
#define ILCKE      (1<<6)
#define CKSEL_IRCL 1
void Sys_Clk_Set_IRCL(void)
{
    CKCON |= ILCKE;           //打开 IRCL 时钟
    Delay_ms(1);             //使能 IRCL 后延时 1ms，等待 IRCL 稳定
    CKCON = (CKCON&0xFA) | CKSEL_IRCL; //设置系统时钟为 IRCL
}
-----
    
```

◆ 设置系统时钟为 PLL

设置系统时钟为 PLL，程序如下：

```

-----
#define PLLCKE      (1<<5)
#define CKSEL_PLL   (1<<2)
void Sys_Clk_Set_PLL(void)
{
    CKCON |= IHCKE;           //IRCH 时钟使能
    CKCON |= PLLCKE;         //24M PLL 时钟使能
    Delay_ms(1);
    CKCON = (CKCON&0xFA) | CKSEL_PLL; //系统时钟切换到 24MHz PLL
}
-----
    
```

10 供电和复位系统

10.1 供电系统

在 CA51F652 系列芯片 VDD 和 VSS 引脚间接入 2.0V - 5.5V 的电源。另外芯片有一个内置的低压差线性稳压器（LDO），LDO 模块为芯片提供内核电压。

需要注意的是，不同的供电电压条件下，芯片支持运行的功耗并不相同，具体请查看电气特性章节。

图 10-1-2 芯片供电典型电路图

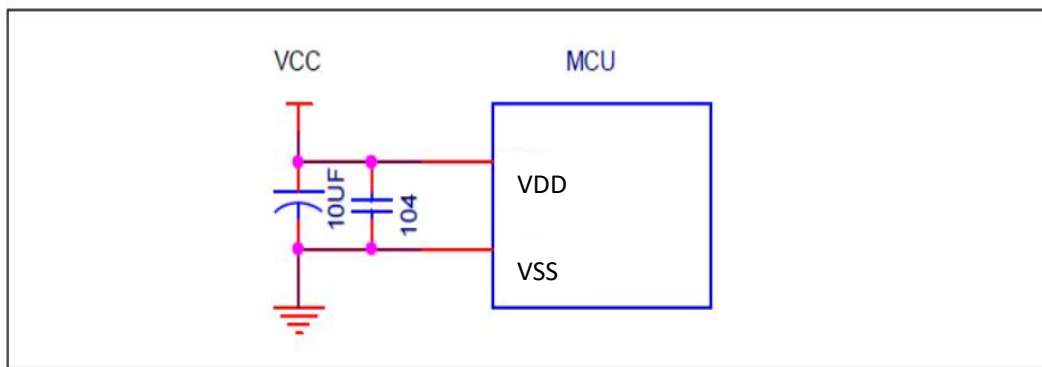


图 10-1-2 芯片供电典型电路图

- 重要提醒：**
1. 以上电路中，滤波电容 10uF 和 104 为芯片供电电路标配，不可省略，此电容须靠近芯片电源引脚摆放，否则有可能导致芯片工作异常。
 2. 以上电路及元件参数仅供参考，根据外围工作环境及不同电压供电参数可能需要修改。

10.1.1 LDO 功能简介

CA51F652 系列芯片有一个内置的低压差线性稳压器（LDO）。LDO 模块为芯片提供内核电压。LDO 的输出电压通过 VLEVEL 位（PWCON[2:0]）设置，VLEVEL 默认值为 5，对应的输出电压为 1.61V。当 VDD/VSS 小于 VLEVEL 位设定的输出电压时，LDO 直接输出 VDD；当 VDD/VSS 大于设定电压时，LDO 输出设定的电压。LDO 设置高电压有助于时钟模块快速启动，而设置为较低电压时有助于降低芯片功耗。LDO 有两种不同的工作模式：高功率模式和低功率模式，通过 VHL 位（PWCON[3]）设置。两种模式下，LDO 的负载能力不相同。在高功率模式，LDO 能提供的电流更大，但自身功耗也更大，低功率模式则反之。当系统处于正常工作状态时，LDO 一般都设置为高功率模式，而低功率模式一般应用于省电模式，例如 STOP、IDLE、低速运行模式等。

10.1.2 LDO 控制寄存器

表 10-1-2-1 寄存器 PWCON

86H	7	6	5	4	3	2	1	0
PWCON	FLEVEL[3:0]				VHL	VLEVEL		
R/W	R/W				R/W	R/W	R/W	R/W
初始值	0	1	1	1	1	1	0	1
位编号	位符号	说明						
7~4	FLEVEL	内部基准电压 (Bandgap) 输出调整位域 <i>重要提醒: 此基准电压出厂经校准后, 校准值上电自动加载, 不建议更改, 否则会导致 ADC、LVD 功能异常。</i>						
3	VHL	LDO 工作模式控制位 1: 高功率模式 0: 低功率模式						
2-0	VLEVEL	LDO 输出电压设置位域 000: 1.31V 001: 1.37V 010: 1.43V 011: 1.49V 100: 1.55V 101: 1.61V 110: 1.67V 111: 1.73V <i>备注:</i> 1. 内部时钟电路由 LDO 供电, 改变 LDO 输出电压会引起内部时钟频率的变化, 一般情况下, LDO 电压保持默认值即可, 不建议修改。 2. 不允许设置 LDO 输出电压小于 1.5V, 否则有可能引起异常。						

10.2 复位系统

CA51F652 系列芯片有多个内部和外部复位源，如图 10-2-1 所示。

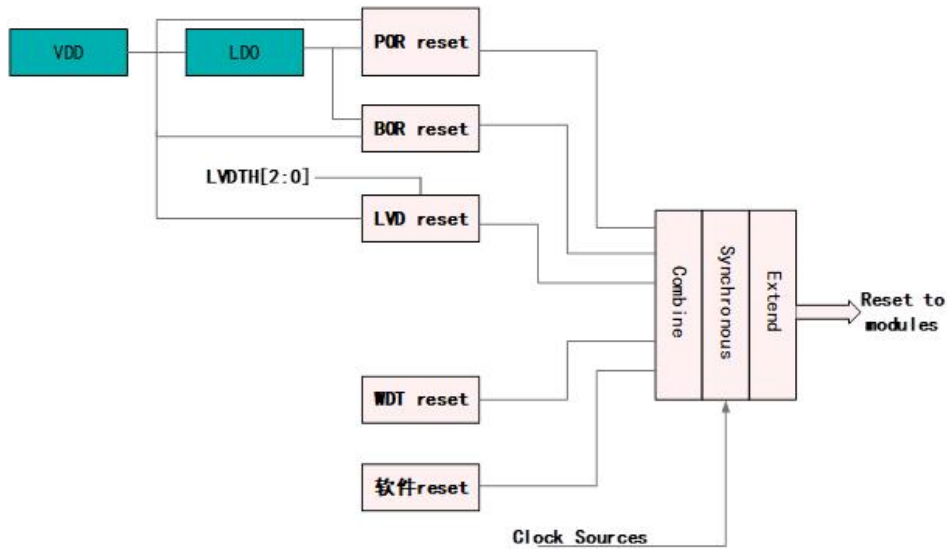
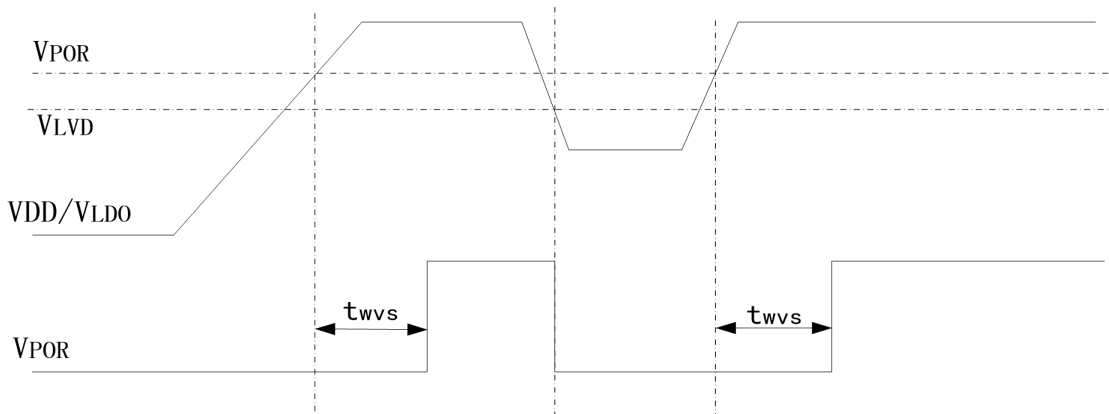


图 10-2-1 复位系统结构图

● 上电复位 (POR)

系统上电呈现逐渐上升的曲线形式，需要一定时间才能达到正常的工作电压。上电复位是基于电源电压 VDD，当电压低于检测阈值时，上电复位信号有效。

上电复位电路能够保证芯片在上电过程中处于复位状态，芯片上电后能够从一个已知的稳定的状态开始运行。上电复位信号也会被芯片内部的计数器展宽，以保证上电后内部的各种模拟模块能够进入稳定的工作状态。



twvs: 等待电压稳定时间

图 10-2-2 上电复位电路示例及上电过程

- **掉电复位 (BOR)**

利用掉电复位, 可以为芯片提供电源跌落(例如受到干扰或者负载变化)的预警信号。一旦发现电源电压 VDD 下降到某一个阈值时, 就使芯片及时复位以免系统工作状态不正常或者程序执行错误。

- **低电压复位**

低电压检测 (LVD) 可以在多种工作模式下持续监控电源电压 VDD。当 VDD 低于 LVD 设定的域值电压超过 20us 就可以产生复位信号 (前提是 LVD 设置为复位模式)。

- **看门狗复位**

看门狗定时器负责监控处理器执行指令的情况, 通过合适的配置, 如果看门狗定时器在特定时间段内未被刷新, 则可以产生复位信号。上电复位后, 看门狗定时器是关闭的, 用户需要时, 再配置开启。

- **软复位**

芯片可以在程序控制下执行软复位。通过对 PCON 寄存器中的 SWRST 位写 1, CPU 可以发出复位指令。

上电掉电复位将复位所有的电路, LVD 和 WDT 的复位不能复位其本身电路, 但可以复位其他电路 (例如: WDT 复位产生后, WDT 模块电路没有复位, WDT 寄存器还保持复位之前的状态, 但 WDT 之外的电路已经复位了)。LVD/WDT 和软复位都不能复位存储控制电路。软复位后, 程序将从 BOOT 配置指向的位置开始运行。所有复位产生之后, PC 都将指向地址 0。

11 功耗管理

CA51F652 系列芯片有三种不同的低功耗模式: IDLE 模式、STOP 模式、低速运行模式。IDLE 模式时系统功耗小于 12uA, STOP 模式时系统功耗小于 7uA。

11.1 IDLE 模式

在 IDLE 模式下, CPU 将停止工作。进入 IDLE 模式前, 除了主时钟, 其他的时钟源根据需要都可选择关闭, 以便节省功耗。同样地, 进入 IDLE 模式前, 可根据需要设定芯片某些外设的开关。打开的外设在 IDLE 状态下仍然可以正常工作。

设置进入 IDLE 模式前, 需要先查看一下寄存器 IDLST (IDLSTH 和 IDLSTL), 如果所有位都为 0, 则设置进入 IDLE 模式后, CPU 将正常进入 IDLE 模式。如果 IDLST 的位不全为 0, 即使有设置进入 IDLE 模式的操作, CPU 也不会进入 IDLE 模式, 而是继续停留在正常工作模式。此时用户需先把 IDLST 对应位的中断处理完成, 再重新设置进入 IDLE 模式的动作。

所有复位事件和任何中断事件都将唤醒芯片。中断唤醒 CPU 后, 芯片首先将恢复时钟, 然后响应该中断, 进入该中断的服务程序。退出中断服务程序后, 芯片将执行置位 IDLE 指令后面的指令。退出 IDLE 模式时, IDLE 位将自动清零。

需要注意的是, 在置位 IDLE 的指令后面需要紧接两条 nop 指令, 防止程序出错。

11.2 STOP 模式

STOP 模式是比 IDLE 更深层次的低功耗模式。STOP 模式可以停止所有时钟 (包括主时钟) 和时钟产生电路。如果 WDT 和 TMC 处于打开状态, 则它们使用的时钟模块将处于工作状态, 可以有选择地关闭 WDT 和 TMC 以节省功耗。

类似于 IDLE 模式, 进入 STOP 模式前, 需要先查看 STPST (STPSTH 和 STPSTL) 寄存器, 若有置 1 的位存在, 需要先行处理, 以确保能顺利进入 STOP 模式。

STOP 模式可以通过外部中断、LVD 中断或复位、TMC 中断、WDT 中断或复位、时钟监控中断、触摸中断来唤醒。如果是中断唤醒, 那么唤醒 MCU 后, 芯片首先将恢复时钟, 然后响应该中断, 进入该中断的服务程序。退出中断服务程序后, 芯片将执行置位 STOP 指令后面的指令。退出 STOP 模式时, STOP 位将自动清零。

为了更好的唤醒芯片, 推荐在进入 STOP 模式前切换系统时钟到内部时钟, 因为唤醒时, 外部时钟需要更多时间去等待稳定。

在进入 STOP 模式时, 最后一个时钟沿将关闭系统时钟, 然后芯片完全进入 STOP 模式。需要注意的是, 在置位 STOP 的指令后面需要紧接三条 nop 指令, 防止程序出错。

11.3 低速运行模式

由于芯片的功耗与运行速度直接相关, 所以把主时钟切换到低速时钟运行也可以显著降低功耗。系统设为 IRCL (频率为 128KHz) 时的电流小于 95uA。

11.4 低功耗相关寄存器描述

表 11-4-1 寄存器 PCON

87H	7	6	5	4	3	2	1	0
PCON	-	-	SWRST	-	-	TSMODE	STOP	IDLE
R/W	-	-	W	-	-	R	W	W
初始值	-	-	0	-	-	0	0	0
位编号	位符号	说明						
7	-	-						
6	-	-						
5	SWRST	软复位控制位，1 有效 设置 SWRST=1 产生软复位，复位产生后自动清 0。						
4~3	-	-						
2	TSMODE	在线仿真模式标志位，为 1 表示芯片正工作于在线仿真模式						
1	STOP	STOP 模式控制位，1 有效 当设置 STOP=1 且 STPST 为 0 时，芯片进入 STOP 模式，退出 STOP 模式后自动清 0						
0	IDLE	IDLE 模式控制位，1 有效 当设置 IDLE=1 且 IDLST 为 0 时，芯片进入 IDLE 模式，退出 IDLE 模式后自动清 0						

表 11-4-2 寄存器 IDLST

8EH	7	6	5	4	3	2	1	0
IDLST	-	IDLSTL[6:0]						
R/W	-	R						
初始值	-	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	I2CINT/WDIF/LVDINT/UART2/EPIF[2]	IDLE 模式时，I ² C/WDT/LVD/UART2/外部中断 4 的中断状态						
5	TKINT/TMINT/TIMER2/EPIF[1]	IDLE 模式时，触摸按键/TMC/定时器 2/外部中断 3 的中断状态						
4	UART1/ADC/PWM/SPI/EPIF[0]	IDLE 模式时，UART1/PWM/SPI/ADC/外部中断 2 的中断状态						
3	TF1	IDLE 模式时，定时器 1 的中断状态						
2	PIF[1]	IDLE 模式时，外部中断 1 的中断状态						
1	TF0	IDLE 模式时，定时器 0 的中断状态						
0	PIF[0]	IDLE 模式时，外部中断 0 的中断状态						

表 11-4-3 寄存器 STPST

8FH	7	6	5	4	3	2	1	0
STPST	-	STPSTL [6:0]						
R/W	-	R						
初始值	-	0	0	0	0	0	0	0
位编号	位符号		说明					
7	-		-					
6	WDTWKF/LVDWKF/I2CWKF		STOP 模式时，WDT/LVD/I ² C 的中断状态					
5	TKWKF/TMWKF		STOP 模式时，触摸按键/TMC 的中断状态					
4	EPWKF[2]		STOP 模式时，外部中断 4 的中断状态					
3	EPWKF[1]		STOP 模式时，外部中断 3 的中断状态					
2	EPWKF[0]		STOP 模式时，外部中断 2 的中断状态					
1	PWKF[1]		STOP 模式时，外部中断 1 的中断状态					
0	PWKF[0]		STOP 模式时，外部中断 0 的中断状态					

11.5 低功耗模式控制例程

◆ STOP 模式例程

STOP 模式程序如下：

```

-----
#define IHCKE          (1<<7)
#define ILCKE          (1<<6)

#define CKSEL_IRCH    0
#define CKSEL_IRCL    1

void Stop(void)
{
    bit IE_EA;
    unsigned char _CK_REG_;
    I2CCON = 0;           //关闭 I2C 功能，因为 I2C 默认是使能的，如果 I2C 不关闭将无法关闭 IRCH 时钟
    MECON |= (1<<6);     //设置 FLASH 进入深度睡眠状态
    _CK_REG_ = CKCON;    //备份时钟
    MECON |= (1<<6);     //设置 FLASH 进入深度睡眠状态
    CKCON = 0;           //关闭所有时钟
    PWCON &= ~0x08;      //设置 LDO 进入低功率模式
    IE_EA = EA;          //保存全局中断使能位状态
    EA = 0;
    PCON = 0x02;         //进入 STOP 模式
    _nop_();             //在 STOP 的指令后面需要紧接三条 nop 指令，防止程序出错。
    _nop_();
    _nop_();
    EA = IE_EA;          //恢复原全局中断开关状态
    PWCON |= 0x08;       //退出 STOP 模式后，把 LDO 设回高功率模式
    CKCON = _CK_REG_;    //恢复所关闭的时钟
}

```

测试条件：所有时钟关闭，所有输出引脚无负载，LDO 设置为低功率模式，所有数字输入引脚不浮动，所有外设关闭，Flash 进入深度睡眠模式，CPU 进入 STOP 模式。

12 通用定时器（定时器 0, 定时器 1, 定时器 2）

12.1 定时器 0

12.1.1 定时器 0 介绍

定时器或计数器功能通过 CT0 位 (TMOD[2]) 来选择, CT0=0 选择为定时器, CT0=1 选择为计数器。作为定时器时, 时钟是系统时钟的 12 分频。作为计数器时, 时钟是 T0 的输入时钟。由于检测 T0 输入边沿变化需要 2 个时钟周期, 所以作为计数器时最大的输入波特率是内部系统时钟频率的 1/2。T0 输入信号在占空比上没有限制, 然而为了完全识别 0 或 1 的状态, 信号至少需要保持 1 个内部系统时钟周期时间。定时器 0 有 4 个工作模式, 通过 TOM0、TOM1 位(TM0D[1:0])来选择。

● 模式 0

在此模式下, 定时器 0 作为 13 位定时器/计数器, TH0 存放 13 位定时器/计数器的高 8 位, TL0[4:0]存放低 5 位, 而 TL0[7:5]是无效的, 在读取时应被忽略。当定时器 0 溢出, 中断标志位 TF0 (TCON[5]) 会被置 1。中断被响应后, TF0 位会自动清 0。当 GATE0 (TCON[3]) =0 时, 定时器/计数器由 TR0 (TCON[4]) 位使能计数, 当 GATE0=1 时, 定时器/计数器由引脚 INT0 控制使能, INT0 为高电平时计数, INT0 为低电平则停止计数。

● 模式 1

此模式下, 定时器 0 作为 16 位定时器/计数器, 除此之外, 功能与模式 0 完全相同。

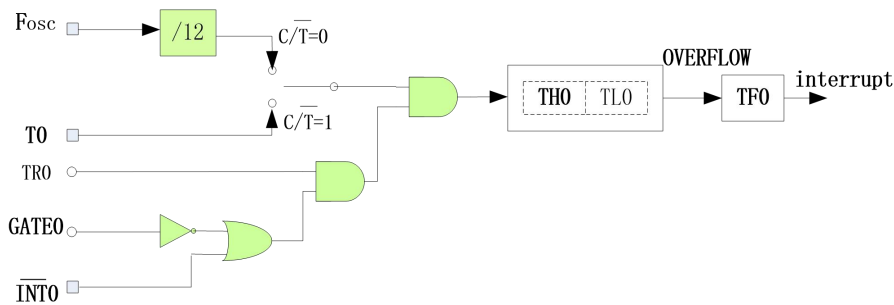


图 12-1-1-1 定时器 0 的模式 0 与 1

● 模式 2

在此模式中, 定时器 0 作为 8 位自动重载定时器/计数器, 只有 TL0 自动累加。当 TL0 计数溢出时, 不但产生中断标志 TF0, 而且从 TH0 中自动装载计数初始值到 TL0。其他设置方法和模式 0、1 相同。

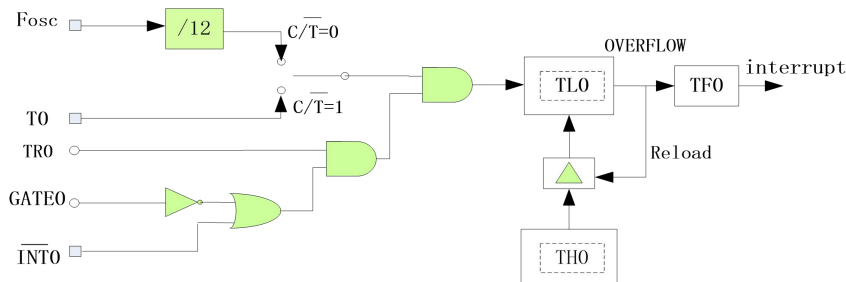


图 12-1-1-2 定时器 0 的模式 2

● 模式 3

在此模式中，TL0 和 TH0 作为两个独立的 8 位定时器/计数器。TL0 可以作为定时器或计数器，而 TH0 只能作为定时器。其中 TL0 占用定时器 0 的控制位 CT0、GATE0、TR0、TF0、INT0，而 TH0 只能占用定时器 1 的控制位 TR1、TF1。其他控制方法和模式 0、1 相同。当定时器 0 工作于模式 3 时，定时器 1 和 TH0 共用控制位 TR1，但定时器 1 由于 TF1 已被 TH0 占用，所以只能工作于不需要产生中断的场合，例如作为 UART 的波特率产生器。

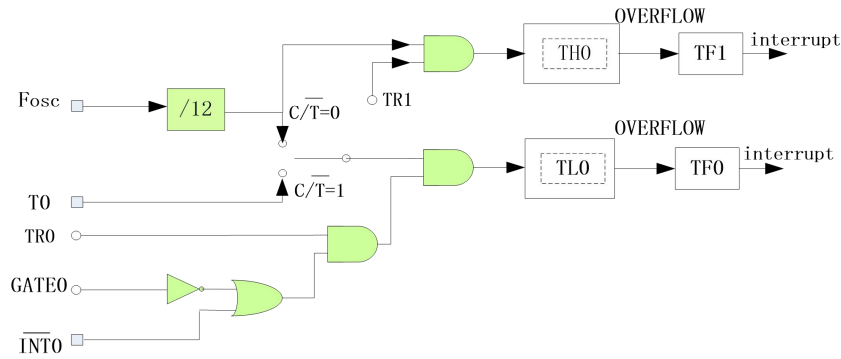


图 12-1-1-3 定时器 0 的模式 3

12.1.2 定时器 0 寄存器描述

表 12-1-2-1 寄存器 TCON

88H	7	6	5	4	3	2	1	0
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TF1	定时器 0 模式 3 的 TH0 溢出/定时器 1 溢出标志位，中断被响应后自动清 0.						
6	TR1	定时器 1 运行控制位，1 有效						
5	TF0	定时器 0 溢出标志位，中断被响应后自动清 0.						
4	TR0	定时器 0 运行控制位，1 有效						
3	IE1	外部中断 1 使能位，1 有效						
2	IT1	外部中断 1 触发类型控制位 0: 外部中断 1 在输入管脚上升沿时触发 1: 外部中断 1 在输入管脚下沿时触发						
1	IE0	外部中断 0 使能位，1 有效						
0	IT0	外部中断 0 触发类型控制位 0: 外部中断 0 在输入管脚上升沿时触发 1: 外部中断 0 在输入管脚下沿时触发						

表 12-1-2-2 寄存器 TMOD

89H	7	6	5	4	3	2	1	0
TMOD	GATE1	CT1	T1M1	T1M0	GATE0	CT0	T0M1	T0M0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	GATE1	定时器 1 门控控制位，1 有效。有效时定时器 1 由 INT1 控制开关						
6	CT1	定时器 1 计数器/定时器选择位 0: 定时器，时钟为系统时钟 12 分频 1: 计数器，时钟为 T1 输入时钟						
5	T1M1	[T1M1,T1M0]为定时器 1 模式选择位						
4	T1M0	00: 模式 0，TL1 和 TH1 组成 13 位定时器/计数器 01: 模式 1，TL1 和 TH1 组成 16 位定时器/计数器 10: 模式 2，TL1 作为 8 位定时器/计数器，TH1 作为自动重载寄存器 11: 模式 3，此模式会锁住 TH1/TL1，等效于 TR1=0						
3	GATE0	定时器 0 门控控制位，1 有效。有效时定时器 0 由 INTO 控制开关						
2	CT0	定时器 0 计数器/定时器选择位 0: 定时器，时钟为系统时钟 12 分频 1: 计数器，时钟为 T0 输入时钟						
1	T0M1	[T0M1,T0M0]为定时器 0 模式选择位						
0	T0M0	00: 模式 0，TLO 和 TH0 组成 13 位定时器/计数器 01: 模式 1，TLO 和 TH0 组成 16 位定时器/计数器 10: 模式 2，TLO 作为 8 位定时器/计数器，TH0 作为自动重载寄存器 11: 模式 3，TLO 和 TH0 作为两个完全独立的 8 位定时器/计数器						

表 12-1-2-3 寄存器 TLO

8AH	7	6	5	4	3	2	1	0
TLO	TLO							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	TLO	定时器 0 模式 0/1 计数值的低字节，模式 2/3 计数值						

表 12-1-2-4 寄存器 TH0

8CH	7	6	5	4	3	2	1	0
TH0	TH0							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	TH0	定时器 0 模式 0/1 计数值的高字节，模式 2 重载值，模式 3 计数值						

12.2 定时器 1

12.2.1 定时器 1 介绍

定时器或计数器功能通过 CT1 位 (TMOD[6]) 来选择, CT1=0 选择为定时器, CT1=1 选择为计数器。作为定时器时, 时钟是系统时钟的 12 分频。作为计数器时, 时钟是 T1 的输入时钟。由于检测 T1 输入边沿变化需要 2 个时钟周期, 所以作为计数器时最大的输入波特率是内部系统时钟频率的 1/2。T1 输入信号在占空比上没有限制, 然而为了完全识别 0 或 1 的状态, 信号至少需要保持 1 个内部系统时钟周期时间。定时器 1 有 4 个工作模式, 通过 T1M0、T1M1 位(TM0D[5:4])来选择。

- **模式 0**

在此模式下, 定时器 1 作为 13 位定时器/计数器, TH1 存放 13 位定时器/计数器的高 8 位, TL1[4:0]存放低 5 位, 而 TL1[7:5]是无效的, 在读取时应被忽略。当定时器 1 溢出, 中断标志位 TF1 (TCON[7]) 会被置 1。中断被响应后, TF1 位会自动清 0。当 GATE1 (TCON[7]) =0 时, 定时器/计数器由 TR1 (TCON[6]) 位使能计数, 当 GATE1=1 时, 定时器/计数器由引脚 INT1 控制使能, INT1 为高电平时计数, INT1 为低电平则停止计数。

- **模式 1**

在此模式下, 定时器 1 作为 16 位定时器/计数器, TH1 存放 16 位定时器/计数器的高 8 位, TL1 存放低 8 位。当定时器 1 溢出, 中断标志位 TF1 (TCON[7]) 会被置 1。中断被响应后, TF1 位会自动清 0。当 GATE1 (TCON[7]) =0 时, 定时器/计数器由 TR1 (TCON[6]) 位使能计数, 当 GATE1=1 时, 定时器/计数器由引脚 INT1 控制使能, INT1 为高电平时计数, INT1 为低电平则停止计数。

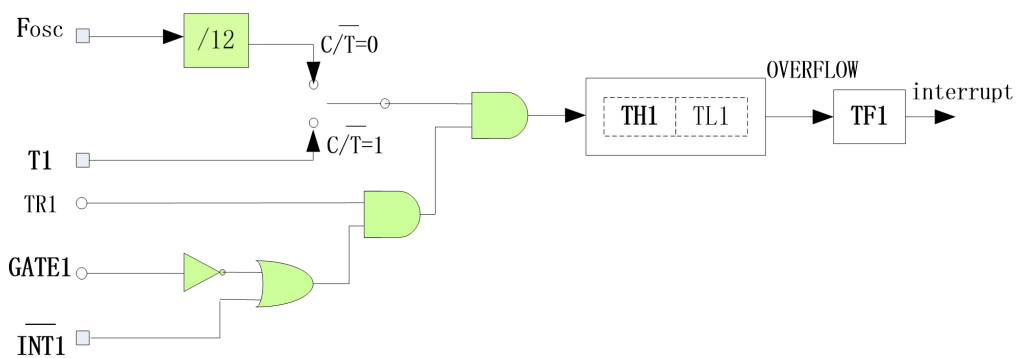


图 12-2-1 定时器 1 的模式 0 和 1

- **模式 2**

在此模式中, 定时器 1 作为 8 位自动重载定时器/计数器, 只有 TL1 自动累加。当 TL1 计数溢出时, 不但产生中断标志 TF1, 而且从 TH1 中自动装载计数初始值到 TL1。其他设置方法和模式 0、1 相同。

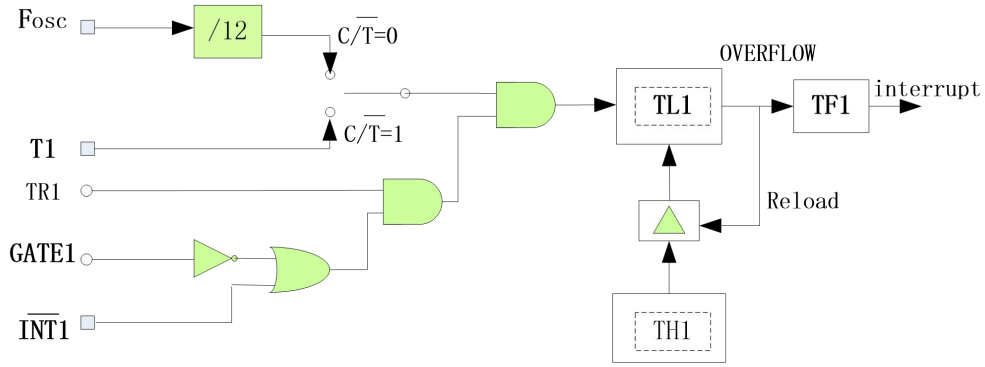


图 12-2-2 定时器 1 的模式 2

● 模式 3

此模式下，TH1、TL1 会被锁住，等效于 TR1=0。

12.2.2 定时器 1 寄存器描述

寄存器 TCON 和 TMOD 见表 12-1-2-1 和表 12-1-2-2。

表 12-2-2-1 寄存器 TL1

8BH	7	6	5	4	3	2	1	0
TL1	TL1							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	TL1	定时器 1 模式 0/1 计数值的低字节，模式 2/3 计数值						

表 12-2-2-2 寄存器 TH1

8DH	7	6	5	4	3	2	1	0
TH1	TH1							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	TH1	定时器 1 模式 0/1 计数值的高字节，模式 2 重载值，模式 3 计数值						

12.3 定时器 2

12.3.1 定时器 2 介绍

定时器 2 是一个 16 位的定时器，定时器 2 时钟为系统时钟（注意：和定时器 0、1 不同的是，时钟没有经过 12 分频）。通过 T2M 设置不同的工作模式。

当 T2M=0 时，定时器 2 工作于定时模式，T2CRH、T2CRL 存放计数上限值。当定时器 2 使能时，16 位计数器自动累加，当定时器计数值达到设定的上限值后产生定时中断标志 TF2，16 位计数器清零，中断标志 TF2 通过写 1 清 0。

当 T2M=1 时，定时器 2 工作于捕获模式。当引脚 T2CP 触发沿发生时，定时器 2 的计数值被锁存到 T2CRH、T2CRL，触发沿可通过 CPEDGESEL 位设置，当捕获事件产生后，捕获中断标志 CF2 置 1，如果定时器 2 中断使能会触发捕获中断，CF2 通过写 1 清 0。在捕获模式下，计数器溢出会产生溢出中断标志位 OF2，通过对 OF2 写 1 清除 OF2 中断标志。

备注：T2CP 引脚可映射至不同的 GPIO 引脚，详见“15-2-7 引脚复用功能映射表”描述。

12.3.2 定时器 2 寄存器描述

表 12-3-2-1 寄存器 T2CON

A4H	7	6	5	4	3	2	1	0
T2CON	TR2	IE2	TF2	OF2	CF2	CPEDGESEL		T2M
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TR2	定时器 2 工作使能，1 有效						
6	IE2	定时器 2 中断使能，1 有效						
5	TF2	定时中断标志位，写 1 清 0						
4	OF2	溢出中断标志位，写 1 清 0						
3	CF2	捕获中断标志位，写 1 清 0						
2~1	CPEDGESEL	捕获模式触发沿选择： 0, 3: 双沿触发 1: 下降沿 2: 上升沿						
0	T2M	定时/捕获功能选择： 0: 定时模式 1: 捕获模式						

表 12-3-2-2 寄存器 T2CRL

A6H	7	6	5	4	3	2	1	0
T2CRL	TL2							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	T2CRL	T2M=0: 定时器计数上限值低字节 T2M=1: 捕获结果低字节						

表 12-3-2-3 寄存器 T2CRH

A5H	7	6	5	4	3	2	1	0
T2CRH	TH2							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	T2CRH	T2M=0: 定时器计数上限值高字节 T2M=1: 捕获结果高字节						

13 看门狗定时器 (WDT)

13.1 看门狗定时器(WDT)功能简介

看门狗定时器是一个可选时钟源的 27 位减法计数器，时钟为 1MHz 下计数时间范围为 2.047ms – 134.22s，有 16 位调节精度。看门狗主要用于监控系统，避免 CPU 因为外界干扰出现死机。如果软件不能在溢出前刷新看门狗定时器，看门狗将产生内部复位或者中断。写 A5H 到寄存器 WDFLG 将刷新看门狗，读 WDFLG 可得到看门狗状态。在 STOP 模式下，如果看门狗处于使能状态，则看门狗所选的时钟源正常工作，此时如果看门狗设为中断，看门狗中断可唤醒 CPU。

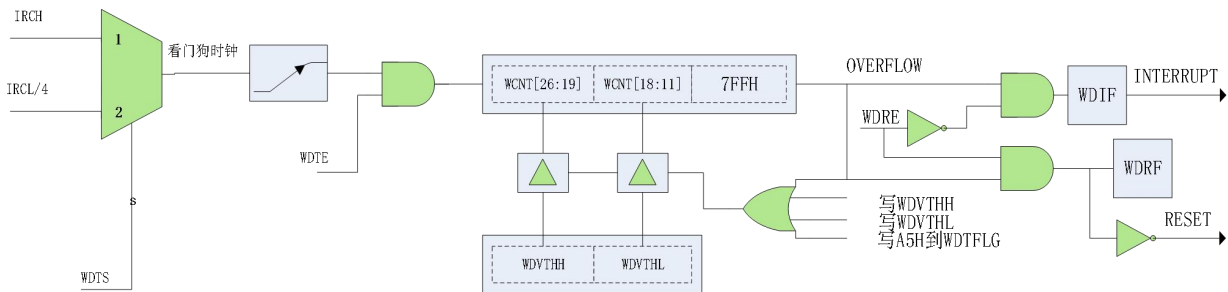


图 13-1-1 看门狗模块结构图

13.2 看门狗定时器(WDT)寄存器描述

表 13-2-1 寄存器 WDCON

A7H	7	6	5	4	3	2	1	0
WDCON	WDTS[1:0]		-	-	-	-	-	WDRE
R/W	R/W		-	-	-	-	-	R/W
初始值	0	0	-	-	-	-	-	0
位编号	位符号	说明						
7~6	WDTS	WDT 时钟选择位 01: 选择 IRCH 10: 选择 IRCL 四分频 其他: WDT 关闭						
5~1	-	-						
0	WDRE	WDT 功能选择位 0: WDT 溢出后产生中断 1: WDT 溢出后产生复位						

表 13-2-2 寄存器 WDFLG

A1H	7	6	5	4	3	2	1	0
WDFLG							WDIF	WDRF
R/W	-						R/W	R/W
初始值	-	-	-	-	-	-	0	0
位编号	位符号	说明						
7~2	-	-						
1	WDIF	WDT 中断标志，写 A5H 时将清除该标志						
0	WDRF	WDT 复位标志，写 A5H 时将清除该标志						

表 13-2-3 寄存器 WDVTHL、WDVTHH

A2H	7	6	5	4	3	2	1	0
WDVTHL	WDVTH[7:0]							
R/W	R/W							
初始值	1	1	1	1	1	1	1	1
A3H	7	6	5	4	3	2	1	0
WDVTHH	WDVTH[15:8]							
R/W	R/W							
初始值	1	1	1	1	1	1	1	1
位编号	位符号	说明						
15~0	WDVTH	WDT 阈值设置寄存器，计算公式如下： WDT 触发时间 = (WDVTH * 800H + 7FFH) * clock cycle						

13.3 看门狗定时器控制例程

◆ 看门狗中断模式例程

例如，看门狗时钟设置为 IRCH，IRCH 的频率为 1MHz，看门狗设置为中断模式，溢出时间为 1 秒，程序如下：

```

-----
void WDT_init(void)
{
    WDCON = (1<<6) | 0;           //设置看门时钟为 IRCH, 看门狗中断模式
    WDVTHH = 0x01;                //设置看门狗时间为 1 秒
    WDVTHL = 0xe7;
    WDFLG = 0xA5;                 //刷新看门狗
    INT4EN = 1;                   //开启看门狗中断
    EA = 1;                       //开启总中断
}
void WDT_ISR (void) interrupt 6
{
    if(WDFLG & 0x02)
    {
        WDFLG = 0xA5;            //刷新看门狗
    }
}
-----
    
```

◆ 看门狗复位模式例程

例如，看门狗时钟设置为 IRCH，IRCH 的频率为 1MHz，看门狗设置为复位模式，溢出时间为 1 秒，程序如下：

```

-----
void WDT_init(void)
{
    WDCON = (1<<6) | 1;           //设置看门时钟为 IRCH, 看门狗复位模式
    WDVTHH = 0x01;                //设置看门狗时间为 1 秒
    WDVTHL = 0xe7;
    WDFLG = 0xA5;                 //刷新看门狗
}
-----
    
```

14 TMC 定时器

14.1 TMC 功能简介

TMC 定时器的时钟源可选 IRCL 或 XOSCL。时钟源为 IRCL 时，中断时间最小单位为 512 个时钟周期。时钟源为 XOSCL 时，可以实现实时时钟(RTC)功能，中断的最小单位为 128 个时钟周期，可配置中断时间为 1~256 个最小单位时间。在 STOP/IDLE 模式下，TMC 中断可唤醒 CPU。

14.2 TMC 寄存器描述

表 14-2-1 寄存器 TMCON

D5H	7	6	5	4	3	2	1	0
TMCON	TME	-	-	-	-	-	-	TMF
R/W	R/W	-	-	-	-	-	-	R
初始值	0	-	-	-	-	-	-	0
位编号	位符号	说明						
7	TME	TME 模块使能，1 有效						
6~1	-	-						
0	TMF	TMC 中断标志，1 有效，写 1 清 0						

表 14-2-2 寄存器 TMSNU

D6H	7	6	5	4	3	2	1	0
TMSNU	TMSNU[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	-
位编号	位符号	说明						
7~0	TMSNU	TMC 中断时间配置寄存器 当 TMC 定时器的时钟源为 IRCL 时，TMC 的中断时间为 (TMSNU+1) × 512 × Tirc1； 当 TMC 定时器的时钟源为 XOSCL 时，TMC 的中断时间为 (TMSNU+1) × 128 × Txoscl						

14.3 TMC 控制例程

程序如下：

```

-----
#define TME(N)          (N<<7) //N=0-1 TME 模块使能，1 有效
#define TMF            (1<<0) //TMC 中断标志，1 有效，写 1 清 0

#define XLCKE          (1<<4) //XOSC 时钟使能控制位
#define ILCKE          (1<<6) //IRCL 使能控制位
#define TMCS(N)        (N<<1) //N=0-1,TMC 计数时钟选择
#define TMC_CLK_SELECT  ILCKE
void INT3_ISR (void) interrupt 5
{
    if(TMCON & TMF) //判断 TMC 中断标志
    {
        TMCON |= TMF; //清除 TMC 中断标志
    }
}

void TMC_Init(void)
{
    #if (TMC_CLK_SELECT == ILCKE)
        CKCON |= ILCKE; //打开 IRCL 时钟
        CKCON |= TMCS(0); //TMC 计数时钟选 IRCL 时钟
    #elif (TMC_CLK_SELECT == XLCKE)
        P22F = 10; //设置 P2.2 为晶振引脚
        P23F = 10; //设置 P2.3 为晶振引脚
        CKCON |= XLCKE; //使能 XOSCL 时钟
        CKCON |= TMCS(1); //TMC 计数时钟 XOSCL 时钟
    #endif
    TMCON = TME(1); //TMC 使能
    TMSNU = 0; //设置中断时间
    INT3EN =1; //开启 TMC 中断
    EA = 1; //开启总中断
}
-----

```

15 通用输入输出 (GPIO) 及复用定义

15.1 功能简介

CA51F652 系列芯片最大封装有 26 个 I/O 引脚，每个引脚都是复用功能引脚，不仅能独立编程为输入/输出，而且还能设置为其他功能引脚。每个引脚都分配了一个功能设置寄存器 PnxF (分别对应引脚 Pnx, 其中 n=0、1、2、3, 代表 P0、P1、P2、P3, x=0~7, 代表 Pn.0~Pn.7), 用户可通过寄存器 PnxF 配置引脚的主功能和其他选项。详见寄存器部分介绍。

GPIO 的主要特性如下:

- 可配置为高阻模式
- I/O 结构可独立设置上拉下拉电阻
- 输出模式可选开漏输出或推挽输出
- 数据输出锁存支持读-修改-写
- IO 推电流 4 级可选: 6mA、10mA、15mA、20mA @VDD=5V
- 普通 IO 灌电流 2 级可选: 18mA、36mA @VDD=5V
- 支持 9 个大灌电流 GPIO(LED0-LED8), 最高可达 120mA@5V, 可用于高亮 LED 屏显示

GPIO 推挽模式结构图如图 15-1-1 所示

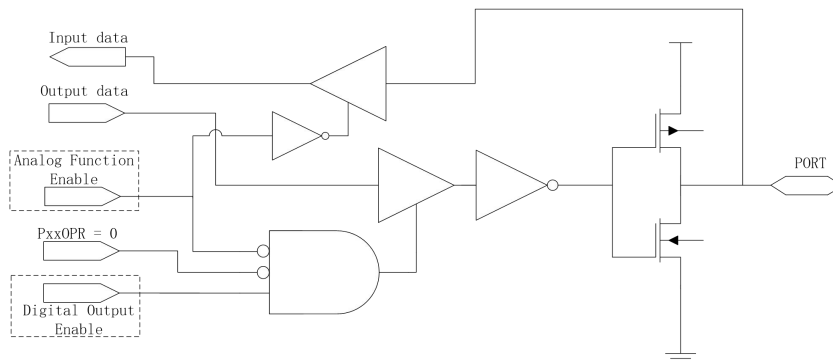


图 15-1-1 I/O 推挽模式结构示意图

GPIO 开漏模式结构图如图 15-1-2 所示

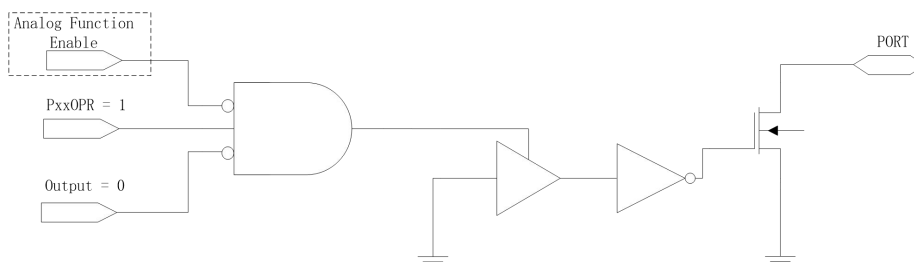


图 15-1-2 I/O 开漏模式结构示意图

GPIO 下拉结构图如图 15-1-3 所示

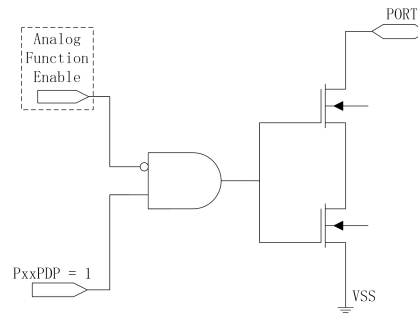


图 15-1-3 I/O 下拉模式结构示意图

GPIO 上拉结构图如图 15-1-4 所示

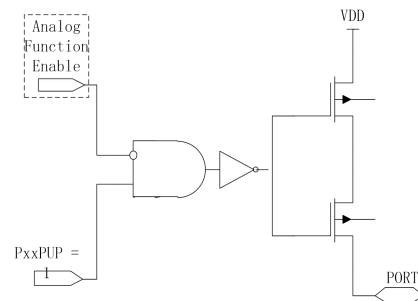


图 15-1-4 I/O 上拉模式结构示意图

15.2 引脚寄存器描述

表 15-2-1 寄存器 P0

80H	7	6	5	4	3	2	1	0
P0	P07	P06	P05	P04	P03	P02	P01	P00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	P0x	引脚 P0x 的数据寄存器，管脚功能设置为 GPIO 时有效 0: 设为输入时 P0x 电平为低，设为输出时 P0x 输出低电平 1: 设为输入时 P0x 电平为高，设为输出时 P0x 输出高电平						

表 15-2-2 寄存器 P1

90H	7	6	5	4	3	2	1	0
P1	P17	P16	P15	P14	P13	P12	P11	P10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	P1x	引脚 P1x 的数据寄存器，管脚功能设置为 GPIO 时有效 0: 设为输入时 P1x 电平为低，设为输出时 P1x 输出低电平 1: 设为输入时 P1x 电平为高，设为输出时 P1x 输出高电平						

表 15-2-3 寄存器 P2

A0H	7	6	5	4	3	2	1	0
P2	P27	P26	P25	P24	P23	P22	P21	P20
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	P1x	引脚 P2x 的数据寄存器，管脚功能设置为 GPIO 时有效 0: 设为输入时 P2x 电平为低，设为输出时 P2x 输出低电平 1: 设为输入时 P2x 电平为高，设为输出时 P2x 输出高电平						

表 15-2-4 寄存器 P3

B0H	7	6	5	4	3	2	1	0
P3	-	-	-	-	-	-	P31	P30
R/W	-	-	-	-	-	-	R/W	R/W
初始值	-	-	-	-	-	-	0	0
位编号	位符号	说明						
7~2	-	-						
1~0	P3x	引脚 P3x 的数据寄存器，管脚功能设置为 GPIO 时有效 0: 设为输入时 P3x 电平为低，设为输出时 P3x 输出低电平 1: 设为输入时 P3x 电平为高，设为输出时 P3x 输出高电平						

表 15-2-5 引脚功能控制寄存器

8000H	7	6	5	4	3	2	1	0
P00F	P00PUP	P00PDP	P00OPR	-	P00S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8001H	7	6	5	4	3	2	1	0
P01F	P01PUP	P01PDP	P01OPR	-	P01S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8002H	7	6	5	4	3	2	1	0
P02F	P02PUP	P02PDP	P02OPR	-	P02S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8003H	7	6	5	4	3	2	1	0
P03F	P03PUP	P03PDP	P03OPR	-	P03S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8004H	7	6	5	4	3	2	1	0
P04F	P04PUP	P04PDP	P04OPR	-	P04S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8005H	7	6	5	4	3	2	1	0
P05F	P05PUP	P05PDP	P05OPR	-	P05S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8006H	7	6	5	4	3	2	1	0
P06F	P06PUP	P06PDP	P06OPR	-	P06S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8007H	7	6	5	4	3	2	1	0
P07F	P07PUP	P07PDP	P07OPR	-	P07S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8008H	7	6	5	4	3	2	1	0

P10F	P10PUP	P10PDP	P10OPR	-	P10S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8009H	7	6	5	4	3	2	1	0
P11F	P11PUP	P11PDP	P11OPR	-	P11S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
800AH	7	6	5	4	3	2	1	0
P12F	P12PUP	P12PDP	P12OPR	-	P12S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
800BH	7	6	5	4	3	2	1	0
P13F	P13PUP	P13PDP	P13OPR	-	P13S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
800CH	7	6	5	4	3	2	1	0
P14F	P14PUP	P14PDP	P14OPR	-	P14S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
<i>备注: CA51F652P6A 初始值 P14S=6, 其它型号芯片初始值 P14S=0</i>								
800DH	7	6	5	4	3	2	1	0
P15F	P15PUP	P15PDP	P15OPR	-	P15S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
<i>备注: CA51F652S3A 初始值 P15S=7, 其它型号芯片初始值 P15S=0</i>								
800EH	7	6	5	4	3	2	1	0
P16F	P16PUP	P16PDP	P16OPR	-	P16S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
<i>备注: CA51F652P6A 初始值 P16S=7, CA51F652S3A 初始值 P16S=6, 其它型号芯片初始值 P16S=0</i>								
800FH	7	6	5	4	3	2	1	0
P17F	P17PUP	P17PDP	P17OPR	-	P17S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8010H	7	6	5	4	3	2	1	0
P20F	P20PUP	P20PDP	P20OPR	-	P20S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0

8011H	7	6	5	4	3	2	1	0
P21F	P21PUP	P21PDP	P21OPR	-	P21S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8012H	7	6	5	4	3	2	1	0
P22F	P22PUP	P22PDP	P22OPR	-	P22S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8013H	7	6	5	4	3	2	1	0
P23F	P23PUP	P23PDP	P23OPR	-	P23S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8014H	7	6	5	4	3	2	1	0
P24F	P24PUP	P24PDP	P24OPR	-	P24S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8015H	7	6	5	4	3	2	1	0
P25F	P24PUP	P25PDP	P25OPR	-	P25S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8016H	7	6	5	4	3	2	1	0
P26F	P26PUP	P26PDP	P26OPR	-	P26S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	0	0	0	0
8017H	7	6	5	4	3	2	1	0
P27F	P27PUP	P27PDP	P27OPR	-	P27S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
<i>备注: CA51F652S6A 初始值 P27S=7, 其它型号芯片初始值 P27S=0</i>								
8018H	7	6	5	4	3	2	1	0
P30F	P30PUP	P30PDP	P30OPR	-	P30S			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
<i>备注: CA51F652S6A/CA51F652S4A/CA51F652S3C 初始值 P30S=6, CA51F652P6A/CA51F652S3A 初始值 P30S=0, 其它型号芯片初始值 P30S=7</i>								
8019H	7	6	5	4	3	2	1	0
P31F	P31PUP	P31PDP	P31OPR	-	P31S			

R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	-	-	-	-	-
备注: CA51F652S4A/CA51F652S3C 初始值 P31S=7, CA51F652S6A/CA51F652P6A/CA51F652S3A 初始值 P31S=0, 其它型号芯片初始值 P31S=6								
位编号	位符号	说明						
7	PnxPUP	上拉电阻使能控制位 0: 上拉电阻关闭 1: 上拉电阻打开						
6	PnxPDP	下拉电阻使能控制位 0: 下拉电阻关闭 1: 下拉电阻打开						
5	PnxOPR	开漏使能控制位, 引脚设为数字输出时才有效 0: 开漏关闭 1: 开漏打开						
4	-	-						
3~0	PnxS	引脚复用功能设置详见表 15-2-7						

备注: Pnx → n=0、1、2、3, 代表 P0、P1、P2、P3
x=0~7, 代表 Pn.0~Pn.7

表 15-2-6 寄存器 PnxC

8120H	7	6	5	4	3	2	1	0
P00C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8121H	7	6	5	4	3	2	1	0
P01C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8122H	7	6	5	4	3	2	1	0
P02C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8123H	7	6	5	4	3	2	1	0
P03C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8124H	7	6	5	4	3	2	1	0
P04C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8125H	7	6	5	4	3	2	1	0
P05C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0

8126H	7	6	5	4	3	2	1	0
P06C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8127H	7	6	5	4	3	2	1	0
P07C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8128H	7	6	5	4	3	2	1	0
P10C	SINK_EN	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	R/W	R/W	-	-	-	R/W		R/W
初始值	0	1	-	-	-	0	0	0
8129H	7	6	5	4	3	2	1	0
P11C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
812AH	7	6	5	4	3	2	1	0
P12C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
812BH	7	6	5	4	3	2	1	0
P13C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
812CH	7	6	5	4	3	2	1	0
P14C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
812DH	7	6	5	4	3	2	1	0
P15C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
812EH	7	6	5	4	3	2	1	0
P16C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0

812FH	7	6	5	4	3	2	1	0
P17C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8130H	7	6	5	4	3	2	1	0
P20C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8131H	7	6	5	4	3	2	1	0
P21C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8132H	7	6	5	4	3	2	1	0
P22C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8133H	7	6	5	4	3	2	1	0
P23C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8134H	7	6	5	4	3	2	1	0
P24C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8135H	7	6	5	4	3	2	1	0
P25C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8136H	7	6	5	4	3	2	1	0
P26C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8137H	7	6	5	4	3	2	1	0
P27C	-	SMIT_EN	-	-	-	DRV[1:0]		SR

R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8138H	7	6	5	4	3	2	1	0
P30C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
8139H	7	6	5	4	3	2	1	0
P31C	-	SMIT_EN	-	-	-	DRV[1:0]		SR
R/W	-	R/W	-	-	-	R/W		R/W
初始值	-	1	-	-	-	0	0	0
位编号	位符号	说明						
7	SINK_EN	P0.0~P0.7、P1.0 管脚大灌电流使能位 备注： 1、为 P0.0~P0.7、P1.0 管脚大灌电流使能位，强度由 DRV 设置 2、其它普通 I/O 管脚设置无效						
6	SMIT_EN	为 1 输入的 SMIT 使能，为 0 输入是反相器使能						
5~3	-	-						
2~1	DRV	输出强度选择 备注： 1、IO 端口灌电流 2 级驱动电流可选，DRV=0/1 同级电流强度，DRV=2/3 同级电流强度，详看电气特性章节 2、IO 端口灌电流 4 级驱动电流可选，详看电气特性章节						
0	SR	输出斜率控制 0：最慢斜率控制 1：最快斜率控制						

表 15-2-7 引脚复用功能映射表

取值 名称	0	1	2	3	4	5	6	7	8	9	10	11
P00S	高阻	数字输入	数字输出	PWM0_A	ADC0	TK0	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED0
P01S	高阻	数字输入	数字输出	PWM1_A	ADC1	TK1	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED1
P02S	高阻	数字输入/T0	数字输出	PWM2_A	ADC2	TK2	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED2
P03S	高阻	数字输入/T1	数字输出	PWM3_A	ADC3	TK3	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED3
P04S	高阻	数字输入	数字输出	PWM4_A	ADC4	TK4	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED4
P05S	高阻	数字输入	数字输出	PWM5_A	ADC5	TK5	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	LED5
P06S	高阻	数字输入	数字输出	PWM0_B	ADC6	TK6	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	SPI_SDI	LED6
P07S	高阻	数字输入	数字输出	PWM1_B	ADC7	TK7	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	SPI_SDO	LED7
P10S	高阻	数字输入	数字输出	PWM2_B	ADC8	TK8	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	SPI_SCK	LED8
P11S	高阻	数字输入	数字输出	PWM3_B	ADC9	TK9	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	SPI_SCS	-
P12S	高阻	数字输入	数字输出	PWM4_B	ADC10	TK10	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	-
P13S	高阻	数字输入	数字输出	PWM5_B	ADC11	TK11	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	T2CP	-
P14S	高阻	数字输入	数字输出	PWM0_C	ADC12	TK12	I2C_SDA	I2C_SCL	UART2_RX	UART2_TX	SPI_SDI	-
P15S	高阻	数字输入	数字输出	PWM1_C	ADC13	TK13	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SDO	-
P16S	高阻	数字输入	数字输出	PWM2_C	ADC14	TK14	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SCK	-
P17S	高阻	数字输入	数字输出	PWM3_C	ADC15	TK15	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SCS	-
P20S	高阻	数字输入	数字输出	PWM4_C	ADC16	TK16	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SDI	-
P21S	高阻	数字输入	数字输出	PWM5_C	ADC17	TK17	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SCK	-
P22S	高阻	数字输入	数字输出	PWM0_D	ADC18	TK18	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	32K_OUT	-
P23S	高阻	数字输入	数字输出	PWM1_D	ADC19	TK19	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	32K_IN	-
P24S	高阻	数字输入	数字输出	PWM2_D	ADC20	TK20	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SDI	-
P25S	高阻	数字输入	数字输出	PWM3_D	ADC21	TK21	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SCS	-
P26S	高阻	数字输入	数字输出	PWM4_D	ADC22	TK22	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SCK	-
P27S	高阻	数字输入	数字输出	PWM5_D	ADC23	TK23	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	SPI_SDO	-
P30S	高阻	数字输入	数字输出	PWM0_E	ADC24	TK24	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	T2CP	-
P31S	高阻	数字输入	数字输出	PWM1_E	ADC25	TK25	I2C_SDA	I2C_SCL	UART1_RX	UART1_TX	T2CP	-

15.3 引脚控制例程

◆ 引脚功能设置

例如，P00 设置为推挽输出，程序如下：

```
P00F = 2;
```

P00 设置为开漏输出，程序如下：

```
P00F = (1<<5)|2;
```

P00 设置为开漏输出，并且打开上拉，程序如下：

```
P00F = (1<<7) | (1<<5) | 2;
```

P00 设置为输入功能，并且打开上拉，程序如下：

```
P00F = (1<<7) | 1;
```

P00 设置为推挽输出，并且设置为大灌电流模式，程序如下：

```
P00F = 2;
```

```
P00C = (P00C&0x40) | (1<<7) | (3<<1);
```

16 通用串行接口 (UART1/UART2)

16.1 功能简介

UART1 和 UART2 是设计完全相同的两个全双工异步串行数据收发器, UARTx(x=1、2,代指 UART1、UART2) 也有一字节的接收缓存。UARTx 有两种不同的工作模式, 如表 16-1-1 所示。

UART1/UART2 的 TX/RX 功能可映射至不同的 GPIO 引脚, 详见“15-2-7 引脚复用功能映射表”描述。

SMx	模式	描述	波特率
0	A	9 位异步模式	$CPUCCLK/(32*(1024-SxREL))$
1	B	8 位异步模式	$CPUCCLK/(32*(1024-SxREL))$

表 16-1-1 UARTx 工作模式

UARTx 设计了专门的波特率发生器, 波特率通过寄存器 SxRELL、SxRELH 来配置。

图 16-1-1 是 UARTx 的原理示意图。

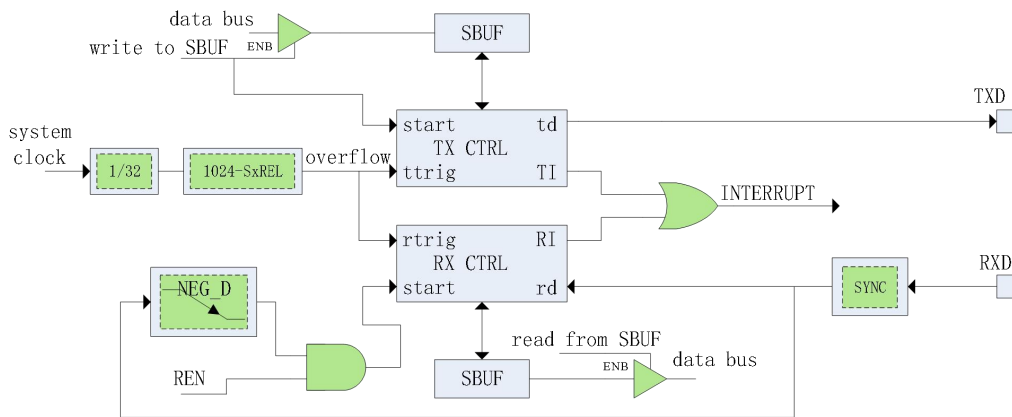


图 16-1-1 UARTx 工作原理示意图

- 模式 A

在模式 A, UARTx 可异步同时收发 9 位数据。写入数据到寄存器 SxBUF 会启动 UARTx 数据发送。第一个传送的位是开始位 (为 0), 然后是 9 位数据 (低位先发), 第 9 位数据是寄存器 SxCON 的 TB81 位, 最后传送的是停止位 (为 1)。在接收状态, UARTx 通过检测引脚 RX 的下降沿来同步。传送过程完成后, 低 8 位数据存放在寄存器 SxBUF, 第 9 位数据存放在 RB8x 位。

- 模式 B

模式 B 和模式 A 不同的是, 模式 B 是 8 位数据传输, 停止位存放的是有效停止位。其他功能和模式 A 一致。

● UARTx 多机通信

在 UARTx 模式 A 中有一个专门适用于多机通信的机制。当寄存器 SxCON 的 SM2x 位置 1，只有接收到第 9 位数据为 1 (RB8x=1) 的从机才会产生接收中断，利用这个功能可进行多机通信，从机将它们的 SM2x 位都置为 1，主机传送从机的地址时将第 9 位数据设为 1，这样所有的从机都会产生接收中断；从机的软件用它们自己的地址和接收的地址进行比较，如果一致，被寻址的从机设置 SM2x=0，然后主机继续传送后面的数据时设置第 9 位为 0，因为其他的从机 SM2x 仍然设为 1，这样就只有被寻址的从机才会产生接收中断。

16.2 UARTx 寄存器描述

表 16-2-1 寄存器 S1CON

98H	7	6	5	4	3	2	1	0
S1CON	SM1	U1IE	SM21	REN1	TB81	RB81	TI1	RI1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SM1	UART1 模式选择位，详见表 16-1-1						
6	U1IE	UART1 中断使能位，1 有效						
5	SM21	多机通信使能位，1 有效						
4	REN1	串行接收使能位，1 有效						
3	TB81	发送数据的第 9 位 在模式 A，这个位用于 UART1 传送数据，对应传送数据的第 9 位 (例如奇偶校验或多主机通信)，由软件控制						
2	RB81	接收数据的第 9 位 在模式 A，这个位用于 UART1 接收数据，对应接收数据的第 9 位； 在模式 B，这个位是接收到的停止位						
1	TI1	传送中断标志位，1 有效，写 1 清 0						
0	RI1	接收中断标志位，1 有效，写 1 清 0						

表 16-2-2 寄存器 S1BUF

99H	7	6	5	4	3	2	1	0
S1BUF	S1BUF[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	S1BUF	UART1 收发缓冲器 写 S1BUF 将开始发送所写的的数据 读 S1BUF 将得到已经接收的数据						

表 16-2-3 寄存器 UDCKS1

D8H	7	6	5	4	3	2	1	0
UDCKS1	UDE	-	-	DNUM[4:0]				
R/W	R/W	-	-	R/W				
初始值	0	-	-	0	0	0	0	0
位编号	位符号	说明						
7	UDE	快速波特率配置使能控制位，1 有效 备注： UDE=0 时 UART1 波特率按照原来的配置，UDE=1 时 UART1 波特率由 DNUM 来配置。						
6~5	-	-						
4~0	DNUM	快速波特率配置寄存器，仅在 UDE=1 时有效 发送时，须满足 DNUM>=0；接收时，DNUM>=6 $BR = F_{sys} * (1 / ((DNUM + 1) * (1024 - S1REL)))$						

表 16-2-4 寄存器 S1RELL、S1RELH

8068H	7	6	5	4	3	2	1	0
S1RELL	S1RELL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
8069H	7	6	5	4	3	2	1	0
S1RELH	-	-	-	-	-	-	S1REL[9:8]	
R/W	-	-	-	-	-	-	R/W	
初始值	-	-	-	-	-	-	0	0
位编号	位符号	说明						
9~0	S1REL	波特率配置寄存器 波特率为 CPUCLK/(32 * (1024 - S1REL))						

表 16-2-5 寄存器 S2CON

B9H	7	6	5	4	3	2	1	0
S2CON	SM2	U2IE	SM22	REN2	TB82	RB82	TI2	RI2
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SM2	UART2 模式选择位，详见表 16-1-1						
6	U2IE	串口 2 中断使能位，1 有效						
5	SM22	多机通信使能位，1 有效						

4	REN2	串行接收使能位，1 有效
3	TB82	发送数据的第 9 位 在模式 A，这个位用于串口 1 传送数据，对应传送数据的第 9 位 (例如奇偶校验或多主机通信)，由软件控制
2	RB82	接收数据的第 9 位 在模式 A，这个位用于 UART2 接收数据，对应接收数据的第 9 位 在模式 B，这个位是接收到的停止位
1	TI2	传送中断标志位，1 有效，写 1 清 0
0	RI2	接收中断标志，1 有效，写 1 清 0

表 16-2-6 寄存器 S2BUF

BAH	7	6	5	4	3	2	1	0
SOBUF	S2BUF[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	S2BUF	发送接收缓冲器 写 S2BUF 将启动发送所写的的数据 读 S2BUF 将读取已经接收的数据						

表 16-2-7 寄存器 UDCKS2

BDH	7	6	5	4	3	2	1	0
UDCKS2	UDE	-	-	DNUM[4:0]				
R/W	R/W	-	-	R/W				
初始值	0	-	-	0	0	0	0	0
位编号	位符号	说明						
7	UDE	快速波特率配置使能控制位，1 有效 备注： <i>UDE=0 时 UART2 波特率按照原来的配置，UDE=1 时 UART2 波特率由 DNUM 来配置。</i>						
6~5	-	-						
4~0	DNUM	快速波特率配置寄存器，仅在 UDE=1 时有效 发送时，须满足 $DNUM \geq 0$ ；接收时， $DNUM \geq 6$ $BR = F_{sys} * (1 / ((DNUM + 1) * (1024 - S2REL)))$						

表 16-2-8 寄存器 S2RELL、S2RELH

BBH	7	6	5	4	3	2	1	0
S2RELL	S2RELL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
BCH	7	6	5	4	3	2	1	0
S2RELH	-	-	-	-	-	-	S2REL[9:8]	
R/W	-	-	-	-	-	-	R/W	
初始值	-	-	-	-	-	-	0	0
位编号	位符号	说明						
9~0	S2REL	波特率配置寄存器 波特率为 $CPUCLK/(32 * (1024 - S2REL))$						

17 I²C 接口

17.1 功能简介

I²C 模块支持芯片与外围 I²C 器件以标准 I²C 协议进行串行数据传输，可设置为主机或从机模式，通过合理配置可使 I²C 支持标准/快速/高速模式。

I²C 引脚 SCL/SDA 功能可以映射到任意 GPIO 引脚。

17.2 I²C 主要特点

- 简单且强大而灵活的通讯接口，双向两线总线
- 可设置为主机或从机模式
- 可以工作于发送器模式或接收器模式
- 7 位从机地址
- 支持多主机仲裁
- 支持广播功能
- 支持 SCL/SDA 映射到任意 GPIO

17.3 I²C 功能描述

I²C 模块支持 I²C 标准总线协议。I²C 总线用 2 根线在设备间传输数据，分别为 SCL（串行时钟线）和 SDA（串行数据线），如图 17-3-1 所示。由于 I²C 端口是开漏结构，所以 I²C 总线上必须有上拉电阻，上拉电阻可以外接也可以在芯片内部打开。每个连接在总线上的设备都有一个唯一的 7 位地址。

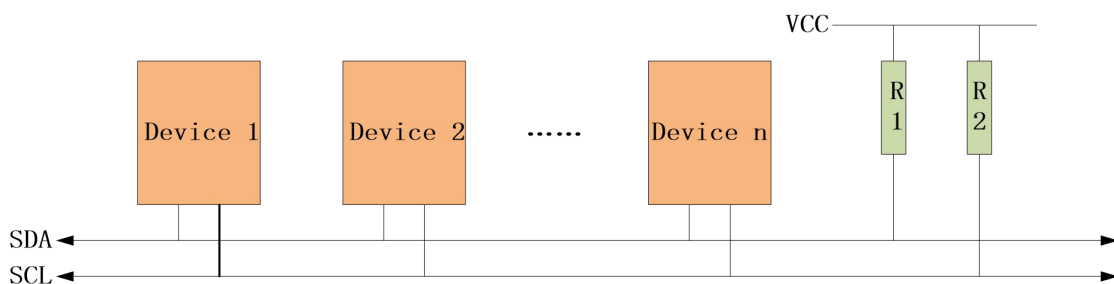


图 17-3-1 I²C 总线互连图

I²C 模块原理示意图如图 17-3-2 所示。

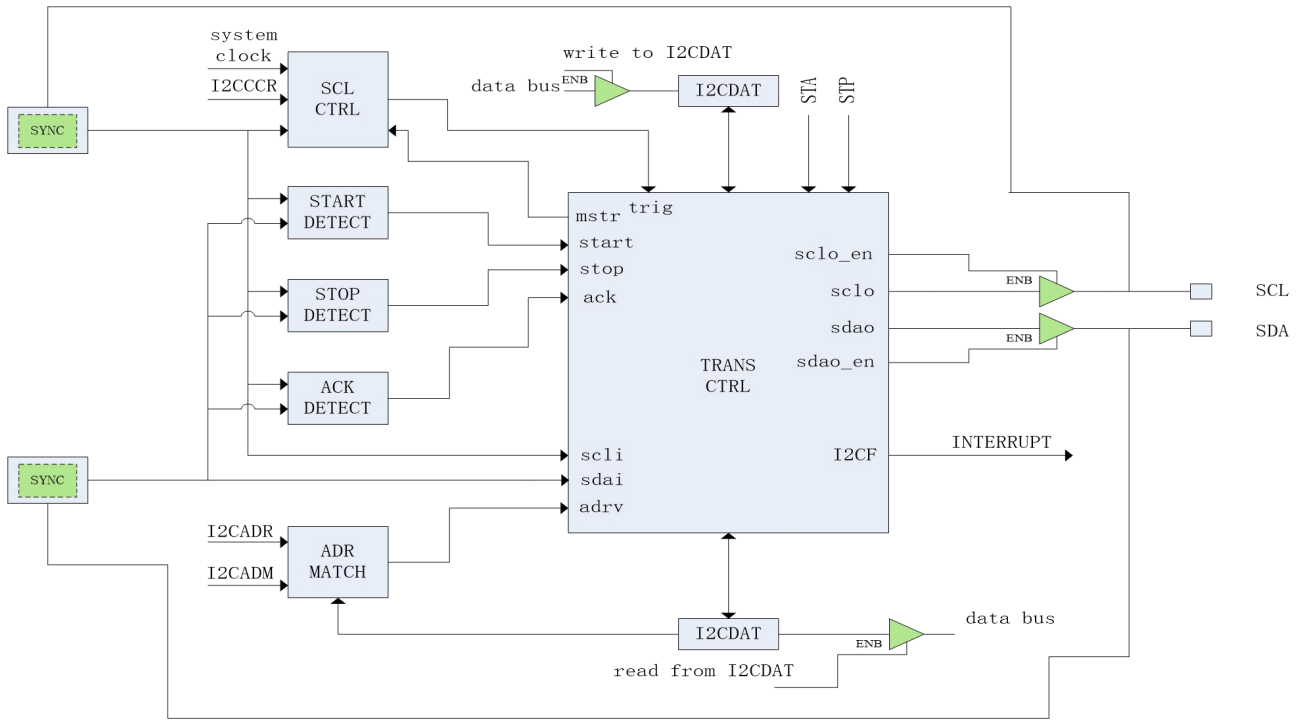


图 17-3-2 I²C 模块原理示意图

● I²C 模式选择

I²C 可以在以下 4 种模式中的一种运行：从机发送模式、从机接收模式、主机发送模式、主机接收模式。默认情况下，I²C 处于从机模式。I²C 在产生开始信号后自动从从机模式切换到主机模式，当仲裁失败或产生 STOP 信号后又自动切回从机模式。

● I²C 总线数据传输格式

一般情况下，标准的 I²C 通信由四部分组成：开始信号、从机地址传输、数据传输和结束信号。I²C 总线上传送的数据均为 8 位，高位先发，每发送一个字节后都必须跟随一个应答位，每次通信的数据字节数没有限制；在全部数据传输结束后，由主机发送停止信号，结束通信。

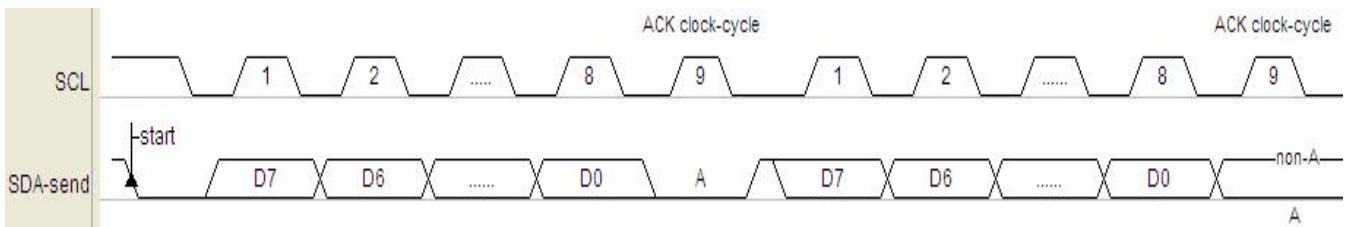


图 17-3-3 I²C 总线数据传输格式

● 通信用程

在主机模式下，I²C 接口启动数据传输并产生时钟信号。串行数据传输总是以 START 信号开始，以 STOP 信号结束。START 信号和 STOP 信号都是在主机模式下通过软件控制产生的，START 信号通过设置 STA=1 产生，而 STOP 信号通过设置 STP=1 产生。

在从机模式下，I²C 接口能识别自身地址（7 位地址）和广播地址。软件能通过 GCE 位使能或禁止广播地址

的识别。

地址和数据以字节为单位进行传输，地址会跟在 START 信号之后由主机发送。在一个字节传输的 8 个时钟后的第 9 个时钟周期内，接收器必须回送一个应答位给发送器。应答位通过 AAK 位设置，设置应答位必须在一个字节传输完之前设置，接收器完成一个字节接收时，应答信号自动产生。数据传输过程中，数据发送/接收完一字节、仲裁失败等事件都会产生中断标志 I2CF，而事件的状态则由寄存器 I2CSTA 指示（详细请参考寄存器 I2CSTA 介绍），软件应在产生中断标志后根据事件的状态设置数据传输的下一步操作，清除中断标志 I2CF 将启动下一步操作。通信结束后主机产生 STOP 信号也会在从机端产生中断标志 I2CSTP，指示通信过程的完成。当中断标志 I2CF 产生时，如果 SHD=1，在没有清除 I2CF 之前，SCL 会被从机拉低，主机检测到 SCL 被释放后才会进行下一步操作；如果 SHD=0，从机不会拉低 SCL，这样设计是为了兼容主机是软件模拟 I2C 的应用，此时，主机的软件必须等待足够长的时间让从机响应每字节数据传输的处理。

当 I²C 接口作为从机时，SCL 的时钟由主机输入，和从机的时钟配置无关。作为从机时，需要保证 SCL 为低电平的宽度最少为 6.5 个系统时钟，而高电平最少为 2.5 个系统时钟。所以，外部主机发送的 SCL 频率最高为系统时钟频率的 1/9。

17.4 I²C 通信引脚的映射

为了方便硬件设计，I²C 通信引脚可映射到任意 GPIO。

17.5 寄存器描述

表 17-5-1 寄存器 I2CCON

COH	7	6	5	4	3	2	1	0
I2CCON	I2CE	I2CIE	STA	STP	SHD	AAK	CBSE	STFE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	0	0	0	0	1	0	0
位编号	位符号	说明						
7	I2CE	I ² C 模块使能位，1 有效						
6	I2CIE	I ² C 中断使能位，1 有效						
5	STA	I ² C 发送 START 信号控制位，1 有效，检测到 START 信号后将自动清 0						
4	STP	I ² C 发送 STOP 信号控制位，1 有效，检测到 STOP 信号后将自动清 0						
3	SHD	为 1 时，如果 I2CF 为 1，那么当 SCL 变低之后，I2CF 将会使 SCL 保持在低的状态						
2	AAK	I ² C 发送 ACK 信号控制位，1 有效 备注： 当 I ² C 接口配置为从机模式时，这一位须预先置 1，否则即使地址匹配也不会回复 ACK，从而无法被寻址。						
1	CBSE	CBUS 兼容使能位 当这一位设置为 1 时，将会使传输忽略 ACK 位的状态判断，以兼容 CBUS 总线。						
0	STFE	为 1 时，I ² C 模块检测到 START 信号时将置位 I2CF						

表 17-5-2 寄存器 I2CADR

C1H	7	6	5	4	3	2	1	0
I2CADR	GCE	I2CADRL[6:0]						
R/W	R/W	R/W						
初始值	1	0	0	0	0	0	0	0
位编号	位符号	说明						
7	GCE	识别广播地址 (00H) 使能位, 1 有效						
6~0	I2CADRL	I ² C 从机地址, 作为从机时有效 备注: (在 AAK 为 1 的前提下) 7 位地址模式时, 接收的第一个地址字节高 7 位和 I2CADR 匹配, 则回复 ACK, 进入从机模式。						

表 17-5-3 寄存器 I2CADM

C2H	7	6	5	4	3	2	1	0
I2CADM	SPFE	I2CADML[6:0]						
R/W	R/W	R/W						
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SPFE	为 1 时, I ² C 模块检测到 STOP 信号时将置位 I2CF						
6~0	I2CADML	I ² C 从地址按位屏蔽寄存器, 为从机时有效 当 I2CADM[n](n=0~6)=1 时, 对应的地址位 I2CADR[n]将不比对 (即认为无论收到 1 还是 0 都算匹配)。						

表 17-5-4 寄存器 I2CCCR

C3H	7	6	5	4	3	2	1	0
I2CCCR	I2CCCR[7:0]							
R/W	R/W							
初始值	0	0	1	0	0	0	0	0
位编号	位符号	说明						
7~0	I2CCCR	I ² C 时钟配置寄存器 采样频率为 I ² C 工作时钟的 $2^{I2CCCR[7:5]}$ 分频, 当 I2CCCR[7:5] 等于 000: $F_{sample}=F_{I2cclk}$ 001: $F_{sample}=F_{I2cclk}/2$ 010: $F_{sample}=F_{I2cclk}/4$...						

	<p>111: $F_{\text{sample}}=F_{\text{i2cclk}}/128$</p> <p>输出频率为采样频率的(I2CCCR[4:0]+1)分频,</p> $F_{\text{scl}}=F_{\text{i2cclk}}/(2^{\text{I2CCCR}[7:5]}*(\text{I2CCCR}[4:0]+1))$ <p>例如 I2CCCR[4:0]=9 时, 当 I2CCCR[7:5]等于</p> <p>000: $F_{\text{scl}}=F_{\text{i2cclk}}/(1*10)$</p> <p>001: $F_{\text{scl}}=F_{\text{i2cclk}}/(2*10)$</p> <p>010: $F_{\text{scl}}=F_{\text{i2cclk}}/(4*10)$</p> <p>...</p> <p>111: $F_{\text{scl}}=F_{\text{i2cclk}}/(128*10)$</p> <p>备注:</p> <ol style="list-style-type: none"> 1. 当 I2CCCR[7:5] = 0 时, 如果对 I2CCCR[4:0] 写小于 9 的值, 将自动按 9 的值计算。 2. 当 I2CCCR[7:5] > 0 时, 如果对 I2CCCR[4:0] 写小于 7 的值, 将自动按 7 的值计算。
--	---

表 17-5-5 寄存器 I2CDAT

C4H	7	6	5	4	3	2	1	0
I2CDAT	I2CDAT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	I2CDAT	<p>发送和接收数据缓存</p> <p>备注:</p> <p>当 I2CF 为 1 时, 建议改写/读取 I2CDAT 时, 让 I2CF 保持在 1, 等处理完成之后再清除 I2CF, 以继续传输, 这样可以避免总线发生不必要的错误。</p>						

表 17-5-6 寄存器 I2CSTA

C5H	7	6	5	4	3	2	1	0
I2CSTA	I2CSTA[7:0]							
R/W	R							
初始值	1	1	1	1	1	0	0	0
位编号	位符号	说明						
7~0	I2CSTA	<p>I²C 状态寄存器</p> <p>00H: (主/从) 总线错误</p> <p>08H: (主/从) 检测到 START 信号 (只在 STFE=1 时才有效)</p> <p>18H: (主) 已发送地址+写位, 已接收到应答信号</p> <p>20H: (主) 已发送地址+写位, 无接收到应答信号</p> <p>28H: (主) 已发送/接收一字节数据, 已检测到应答信号</p> <p>30H: (主) 已发送/接收一字节数据, 无检测到应答信号</p>						

	<p>38H: (主) 失去仲裁 (主机失去仲裁后会变为从机)</p> <p>40H: (主) 已发送地址+读位, 已接收到应答信号</p> <p>48H: (主) 已发送地址+读位, 无接收到应答信号</p> <p>60H: (从) 已接收地址+写位, 已发送出应答信号</p> <p>70H: (主/从) 已接收广播地址, 已发送出应答信号 (主机或从机都会变为从机)</p> <p>80H: (从) 已发送/接收一字节数据, 已检测到应答信号</p> <p>88H: (从) 已发送/接收一字节数据, 无检测到应答信号</p> <p>A0H: (主/从) 检测到 STOP 信号 (只在 SPFE=1 时才有效)</p> <p>A8H: (从) 已接收地址+读位, 已发送出应答信号</p> <p>F8H: (主/从) 总线空闲</p>
--	---

表 17-5-7 寄存器 I2CFLG

C6H	7	6	5	4	3	2	1	0
I2CFLG	-	-	-	-	-	-	-	I2CF
R/W	-	-	-	-	-	-	-	R
初始值	-	-	-	-	-	-	-	0
位编号	位符号		说明					
7~1	-		-					
0	I2CF		<p>I²C 中断标志, 1 有效, 写 1 清 0</p> <p>备注:</p> <ol style="list-style-type: none"> 1. 每字节地址或数据传输完成后 (收到/发送完 ACK/NAK), 将置位 I2CF。 2. 总线出错时, 将置位 I2CF。 3. 当 STFE=0 时, 检测到 START 信号, I2CF 不会置 1。 4. 当 SPFE=0 时, 检测到 STOP 信号, I2CF 不会置 1。 					

18 PWM

18.1 PWM 功能简介

CA51F652 系列芯片最多支持 6 路 PWM 输出，每路可单独控制，在 16 位范围内可任意配置周期和占空比。每路都支持边沿对齐模式和中心对称模式，支持死区控制及互补输出。6 路 PWM 可以设置为 3 对互补模式。

每路 PWM 输出引脚可映射至不同引脚，详细见“15-2-7 引脚复用功能映射表”描述。

18.2 PWM 功能描述

每路 PWM 通道都有一个专门的 16 位计数器，PWM 的周期通过寄存器 PWMDIV 来设置，而寄存器 PWMDUT 则对应 PWM 的占空比。PWM 通过寄存器 PWMEN 使能，寄存器 PWMEN 的每一位对应 PWM 的一个通道。PWM 模块有一个 PWM 数据更新寄存器 PWMUPD，当改写寄存器 PWMDIV、PWMDUT 和 PWMCKD 时，寄存器 PWMUPD 必须置位相应位才会更新数据，当数据刷新之后 PWMUPD 相应位自动清 0。PWM 可通过 PWMTOG 位设置 PWM 引脚输出反相。PWM 有多种时钟源可以选择，时钟源是以两路 PWM 为单位进行设置的，分别是：PWM0 和 PWM1、PWM2 和 PWM3、PWM4 和 PWM5，也就是说，每组 PWM 的时钟源是共同设置的，时钟源通过 PWM0、PWM2、PWM4 对应的控制寄存器 PWMCON 的 PWMCKS 来选择。另外，每路 PWM 的时钟分频可通过 PWMCKD 独立设置。

边沿对齐模式和中心对齐模式：

PWM 的边沿对齐模式和中心对齐模式通过 PWMMS 位来选择。PWM 使能后，PWM 计数器从 0 开始累加计数，当计数值小于 PWMDUT 时，PWM 引脚输出高电平（PWMTOG=0），当计数值大于或等于 PWMDUT 时，PWM 引脚输出低电平（PWMTOG=0）。在边沿对齐模式下，当计数值与 PWMDIV 相等时，一个 PWM 周期完成，PWM 计数器重新置 0 并开始下一周期计数。在中心对齐模式下，当计数值达到 PWMDIV 值时，计数方向反转，开始递减计数，在此阶段内，同样是计数值小于 PWMDUT 时，PWM 引脚输出高电平（PWMTOG=0），计数值大于或等于 PWMDUT 时，PWM 引脚输出低电平（PWMTOG=0）；当计数递减到 0 时，一个 PWM 周期完成，计数重新开始下一个周期累加计数。

当边沿对齐模式和中心对齐模式单路 PWM 输出波形见图 18-2-1 和图 18-2-2（注：以下所有 PWM 波形满足条件 $PWMDIV > PWMDUT > 0$ ）。如图所示，设置相同的 PWMDIV 和 PWMDUT 值，中心对齐模式一个 PWM 周期是边沿对齐模式的两倍。

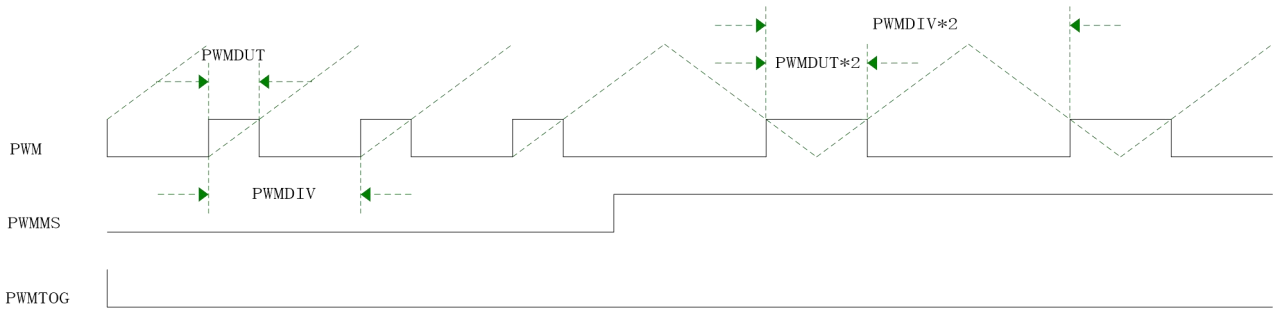


图 18-2-1 PWMTOG=0 时 PWM 输出波形

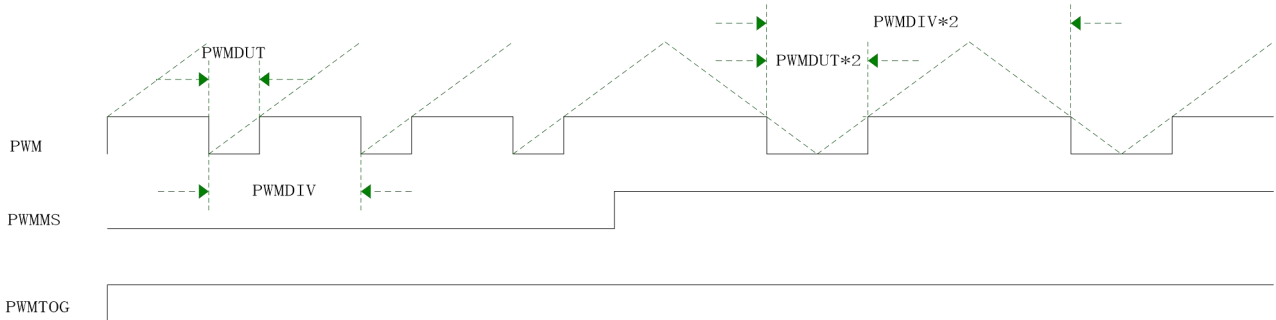


图 18-2-2 PWMTOG=1 时 PWM 输出波形

值得注意的是，当 PWMDIV=0 时，PWM 引脚直接输出 PWM 时钟，如果 PWMCKD=0，PWM 引脚输出的是所选的时钟源的时钟信号；当 PWMDIV 不为 0，而 PWMDUT=0 时，PWM 引脚输出低电平（PWMTOG=0）；当 PWMDUT>=PWMDIV>0 时，PWM 引脚输出高电平（PWMTOG=0）。

互补模式：

在互补模式下，6 路 PWM 可组成 3 对互补通道：PWM0 和 PWM1、PWM2 和 PWM3、PWM4 和 PWM5。PWM 的互补模式是通过 PWM1、PWM3、PWM5 的控制寄存器 PWMCON 的 PWMMOD 位设置的。在互补模式，PWM 对齐方式、周期、占空比、预分频时钟都是由 PWM0、PWM2、PWM4 对应的寄存器设置，只有 PWMTOG 仍是由各通道对应寄存器独立控制。PWM 互补模式原理图如图 18-2-3 所示。

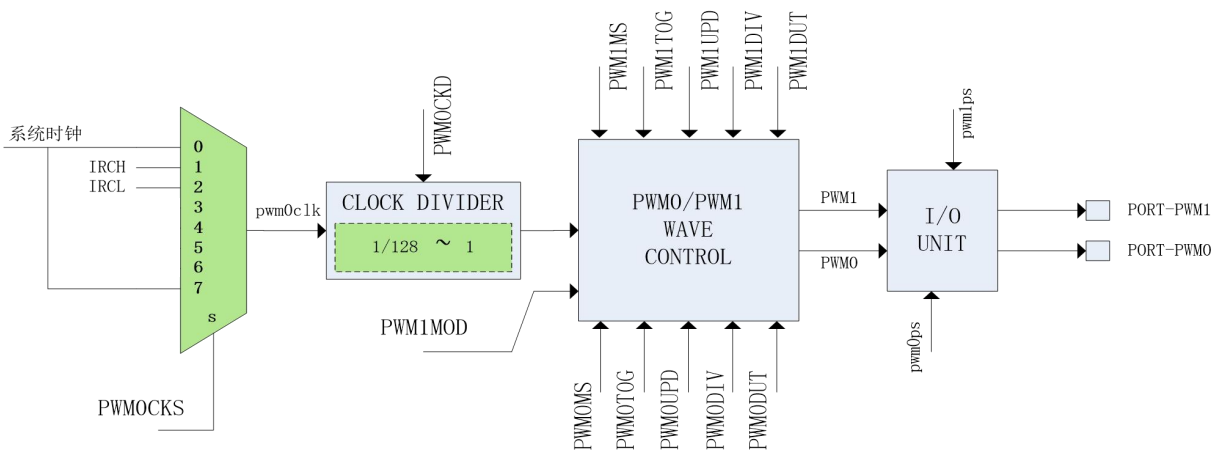


图 18-2-3 PWM0、PWM1 原理示意图

每组 PWM 输出的波形在相位上互补，如图 18-2-4 和图 18-2-5 所示（以 PWM0、PWM1 为例）。

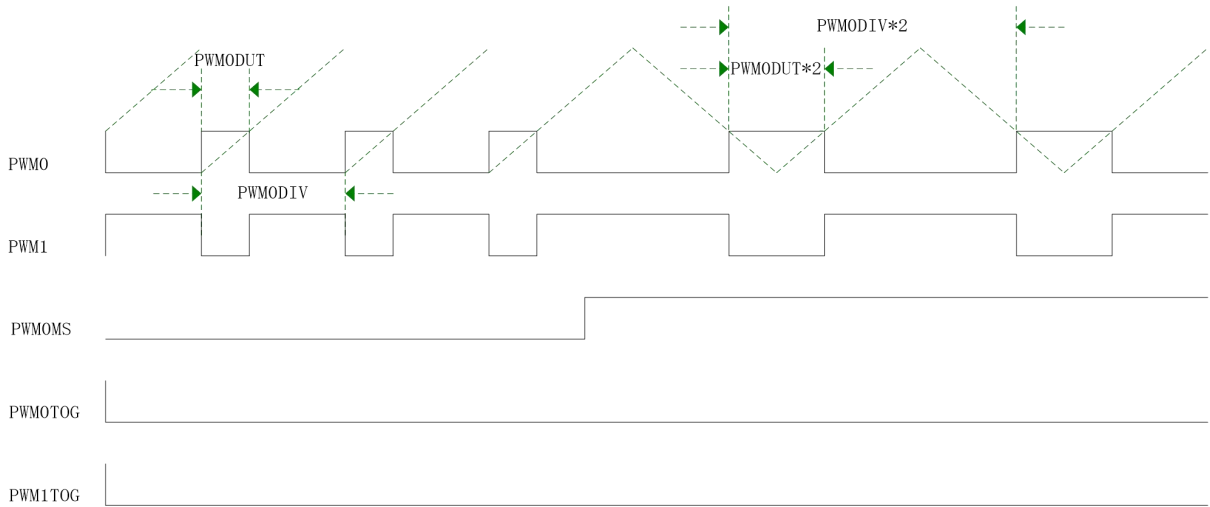


图 18-2-4 PWMTOG=0 时 PWM0、PWM1 输出互补波形

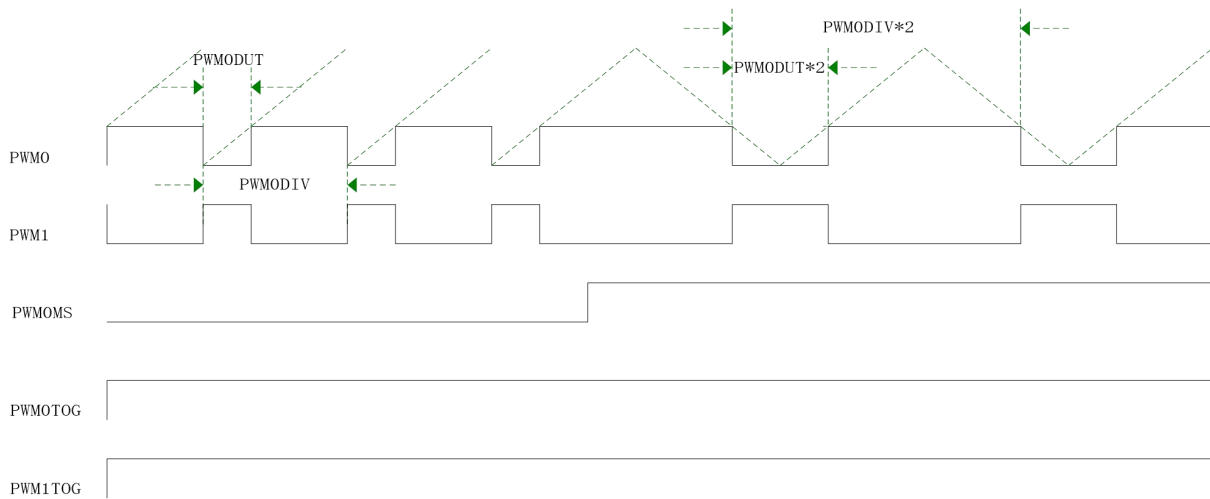


图 18-2-5 PWMTOG=1 时 PWM0、PWM1 输出互补波形

死区控制:

在桥形驱动电路中，为防止上下半桥同时导通，需要在 PWM 互补信号中插入死区控制。死区时间由 PWM1、PWM3、PWM5 对应的寄存器 PWMDIV 和 PWMDUT 设置，PWMDIV 设置的是左边的死区时间，而 PWMDUT 设置的是右边的死区时间。设置死区时间需要满足以下条件（以 PWM0、PWM1 为例）：

在边沿对齐模式， $PWMDIV1 < PWMDUT0$ 且 $PWMDUT1 < (PWMDIV0 - PWMDUT0)$;

在中心对齐模式， $PWMDIV1 < (PWMDIV0 - PWMDUT0) \times 2$ 或 $PWMDUT1 < (PWMDIV0 - PWMDUT0) \times 2$ 。

死区控制输出波形如图 18-2-6 所示（以 PWM0、PWM1 为例）。

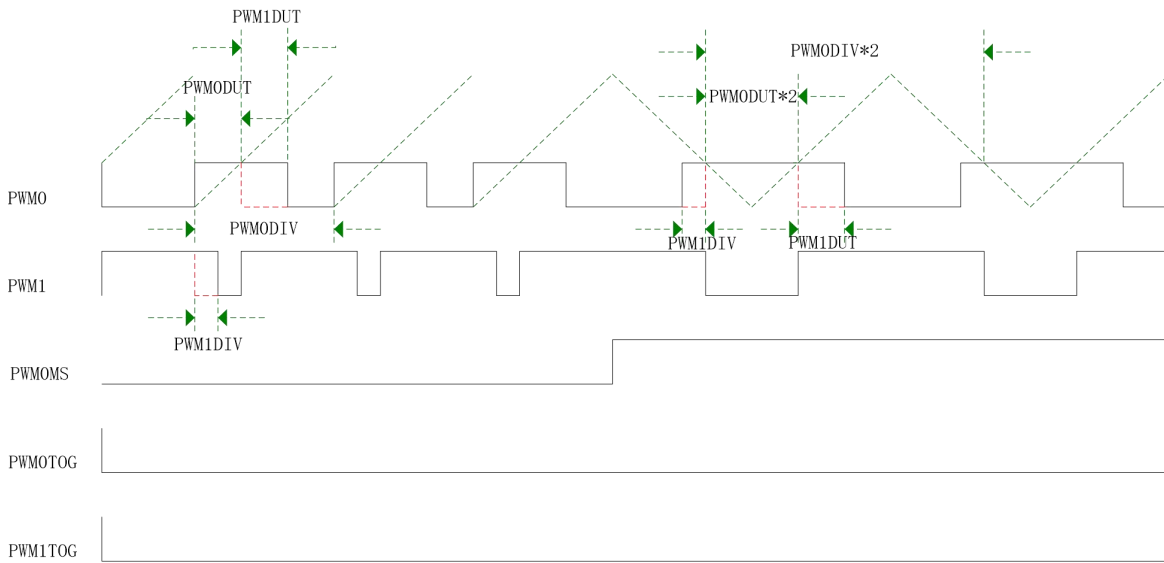


图 18-2-6 PWMTOG=0 时 PWM0、PWM1 死区控制波形

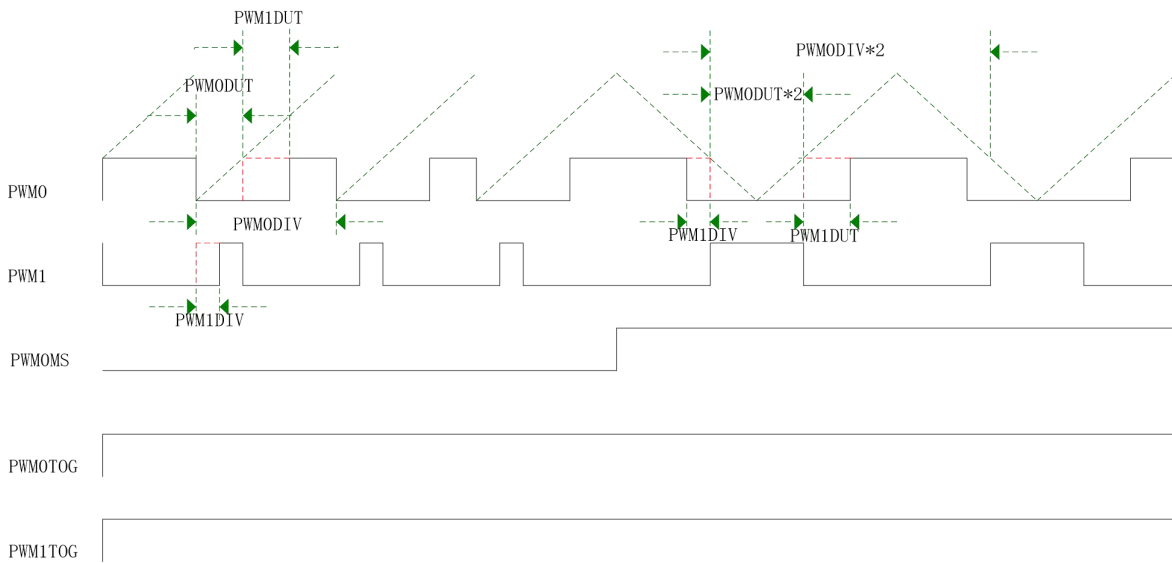


图 18-1-6 PWMTOG=1 时 PWM0、PWM1 死区控制波形

PWM中断:

PWM 中断通过寄存器 PWMCON 的 PWMTIE、PWMZIE、PWMPIE、PWMNIE 位使能，PWMTIE 位对应的是 PWM 计数器计数到顶点（即等于 PWMDIV)产生的中断，PWMZIE 位对应的是 PWM 计数器计数到最低点（即等于 0）时产生的中断，PWMNIE 对应的是输出引脚下降沿产生的中断，PWMPIE 对应的是输出引脚上升沿产生的中断。其中，在边沿对齐模式，没有 PWMTIE 位和 PWMZIE 位对应的中断。寄存器 PWMAIF、PWMBIF、PWMCIF、PWMDIF 是 6 个通道的中断状态寄存器，其中，PWMxTIF、PWMxZIF、PWMxNIF、PWMxPIF 分别对应使能位 PWMTIE、PWMZIE、PWMNIE、PWMPIE。

另外，PWM 可通过寄存器 PWMCMX 设置多少次中断事件发生才产生一次中断，例如设置 PWMCMX=3、PWMPIE=1，那么 PWM 引脚 4 次上升沿才会产生一次上升沿中断。

18.3 PWM 寄存器描述

表 18-3-1 寄存器 PWMEN

91H	7	6	5	4	3	2	1	0
PWMEN	-	-	PWMEN[5:0]					
R/W	-	-	R/W					
初始值	-	-	0	0	0	0	0	0
位编号	位符号		说明					
7~6	-		-					
5~0	PWMEN		5~0 位分别对应 PWM 通道 5~0 的使能控制位，1 有效					

表 18-3-2 寄存器 PWMUPD

92H	7	6	5	4	3	2	1	0
PWMUPD	-	-	PWMUPD[5:0]					
R/W	-	-	R/W					
初始值	-	-	0	0	0	0	0	0
位编号	位符号		说明					
7~6	-		-					
5~0	PWMUPD		5~0 位对应 PWM 通道 5~0 的数据更新使能控制位，1 有效 备注： 配置某个通道的数据(PWMDIV/PWMDUT/PWMCKD)之后，把 PWMUPD 对应通道的位置1，这样才会使数据在 PWM 计数器溢出之后更新进去，而对应位在数据更新完成之后将会自动清 0。					

表 18-3-3 寄存器 PWMCMAX

93H	7	6	5	4	3	2	1	0
PWCMCMAX	PWCMCMAX[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
备注: PWCMCMX 是带索引的寄存器，设置 INDEX=0~5 分别对应 PWCMCMAX0~PWCMCMAX5								
位编号	位符号		说明					
7~0	PWCMCMAX		PWM 各通道中断有效的间隔次数设置寄存器。 间隔次数=PWCMCMAX+1，例如设置 INDEX=0、PWCMCMAX=7，那么 PWM0 所有中断都会产生 8 次中断事件时才会置位中断标志。					

表 18-3-4 寄存器 PWMCON

94H	7	6	5	4	3	2	1	0
PWMCON①	PWMTIE	PWMZIE	PWMPIE	PWMNIE	PWMMS	-	PWMCKS[1:0]	
R/W	R/W	R/W	R/W	R/W	R/W	-	R/W	
初始值	0	0	0	0	0	0	0	0
PWMCON②	PWMTIE	PWMZIE	PWMPIE	PWMNIE	PWMMS	-	-	PWMMOD
R/W	R/W	R/W	R/W	R/W	R/W	-	-	R/W
初始值	0	0	0	0	0	-	-	0
位编号	位符号	说明						
备注: 1. PWMCON①是 PWM0/PWM2/PWM4 通道的控制寄存器; PWMCON②是 PWM1/PWM3/PWM5 通道的控制寄存器。 2. PWMCON 是带索引的寄存器, 设置 INDEX=0~5 分别对应 PWMCON0~5								
7	PWMTIE	PWM 计数器顶点中断使能控制位, 1 有效						
6	PWMZIE	PWM 计数器最低点中断使能控制位, 1 有效						
5	PWMPIE	PWM 上升沿中断使能控制位, 1 有效						
4	PWMNIE	PWM 下降沿中断使能控制位, 1 有效						
3	PWMMS	PWM 模式选择位 0: 边沿对齐模式 1: 中心对齐模式						
1~0	PWMCKS	PWM 工作时钟选择位 00: 系统时钟 01: IRCH 10: IRCL 11: PWM0/1/4/5 所选时钟为外部低速时钟, PWM2/3 所选时钟为系统时钟 其他: 系统时钟 备注: PWM0/PWM1, 都由 PWMCKS0 来配置; PWM2/PWM3, 都由 PWMCKS2 来配置; PWM4/PWM5, 都由 PWMCKS4 来配置。						
0	PWMMOD	互补模式使能寄存器, 1 有效 备注: 设置 PWMMOD1=1, PWM0、PWM1 进入互补模式; 设置 PWMMOD3=1, PWM2、PWM3 进入互补模式; 设置 PWMMOD5=1, PWM4、PWM5 进入互补模式。						

表 18-3-5 寄存器 PWMCFG

95H	7	6	5	4	3	2	1	0
PWMCFG	PWMTOG	PWMCKD[6:0]						
R/W	R/W	R/W						
初始值	0	0	0	0	0	0	0	0
备注: PWMCFG 是带索引的寄存器, 设置 INDEX=0~5 分别对应 PWMCFG0~PWMCFG5								
位编号	位符号	说明						
7	PWMTOG	PWM 输出取反使能寄存器, 1 有效						
6~0	PWMCKD	PWM 工作时钟预分频配置寄存器 0000000: 不分频 0000001: 2 分频 0000010: 3 分频 1111110: 127 分频 1111111: 128 分频						

表 18-3-6 寄存器 PWMDIVL、PWMDIVH

96H	7	6	5	4	3	2	1	0
PWMDIVL	PWMDIV[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
97H	7	6	5	4	3	2	1	0
PWMDIVH	PWMDIV[15:8]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
备注: PWMDIV 是带索引的寄存器, 设置 INDEX=0~5 分别对应 PWMDIV0~PWMDIV5								
位编号	位符号	说明						
15~0	PWMDIV	PWM 周期配置寄存器 在互补模式下, PWMDIV1/PWMDIV3/PWMDIV5 有不同的含义, 参考寄存器 PWMDUT 相关描述						

表 18-3-7 寄存器 PWMDUTL、PWMDUTH

98H	7	6	5	4	3	2	1	0
PWMDUTL	PWMDUT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
9AH	7	6	5	4	3	2	1	0
PWMDUTH	PWMDUT[15:8]							
R/W	R/W							

初始值	0	0	0	0	0	0	0	0
备注: PWMDUT 是带索引的寄存器, 设置 INDEX=0~5 分别对应 PWMDUT0~PWMDUT5								
位编号	位符号	说明						
15~0	PWMDUT	PWM 占空比配置寄存器 在互补模式下, PWMDUT1/PWMDUT3/PWMDUT5 有不同的含义, 如下表:						
		PWMDIV1	控制 PWM0/PWM1 的左边的死区的宽度					
		PWMDUT1	控制 PWM0/PWM1 的右边的死区的宽度					
		PWMDIV3	控制 PWM2/PWM3 的左边的死区的宽度					
		PWMDUT3	控制 PWM2/PWM3 的右边的死区的宽度					
		PWMDIV5	控制 PWM4/PWM5 的左边的死区的宽度					
		PWMDUT5	控制 PWM4/PWM5 的右边的死区的宽度					

表 18-3-8 寄存器 PWMAIF

9CH	7	6	5	4	3	2	1	0
PWMAIF	PWM1TIF	PWM1ZIF	PWM1PIF	PWM1NIF	PWM0TIF	PWM0ZIF	PWM0PIF	PWM0NIF
R/W	R	R	R	R	R	R	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	PWM1TIF	PWM1 计数器顶点中断标志位, 写 1 清 0						
6	PWM1ZIF	PWM1 计数器最低点中断标志位, 写 1 清 0						
5	PWM1PIF	PWM1 上升沿中断标志位, 写 1 清 0						
4	PWM1NIF	PWM1 下降沿中断标志位, 写 1 清 0						
3	PWM0TIF	PWM0 计数器顶点中断标志位, 写 1 清 0						
2	PWM0ZIF	PWM0 计数器最低点中断标志位, 写 1 清 0						
1	PWM0PIF	PWM0 上升沿中断标志位, 写 1 清 0						
0	PWM0NIF	PWM0 下降沿中断标志位, 写 1 清 0						

表 18-3-9 寄存器 PWMBIF

9DH	7	6	5	4	3	2	1	0
PWMBIF	PWM3TIF	PWM3ZIF	PWM3PIF	PWM3NIF	PWM2TIF	PWM2ZIF	PWM2PIF	PWM2NIF
R/W	R	R	R	R	R	R	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	PWM3TIF	PWM3 计数器顶点中断标志位, 写 1 清 0						
6	PWM3ZIF	PWM3 计数器最低点中断标志位, 写 1 清 0						
5	PWM3PIF	PWM3 上升沿中断标志位, 写 1 清 0						

4	PWM3NIF	PWM3 下降沿中断标志位，写 1 清 0
3	PWM2TIF	PWM2 计数器顶点中断标志位，写 1 清 0
2	PWM2ZIF	PWM2 计数器最低点中断标志位，写 1 清 0
1	PWM2PIF	PWM2 上升沿中断标志位，写 1 清 0
0	PWM2NIF	PWM2 下降沿中断标志位，写 1 清 0

表 18-3-10 寄存器 PWMCIF

9EH	7	6	5	4	3	2	1	0
PWMCIF	PWM5TIF	PWM5ZIF	PWM5PIF	PWM5NIF	PWM4TIF	PWM4ZIF	PWM4PIF	PWM4NIF
R/W	R	R	R	R	R	R	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	PWM5TIF	PWM5 计数器顶点中断标志位，写 1 清 0						
6	PWM5ZIF	PWM5 计数器最低点中断标志位，写 1 清 0						
5	PWM5PIF	PWM5 上升沿中断标志位，写 1 清 0						
4	PWM5NIF	PWM5 下降沿中断标志位，写 1 清 0						
3	PWM4TIF	PWM4 计数器顶点中断标志位，写 1 清 0						
2	PWM4ZIF	PWM4 计数器最低点中断标志位，写 1 清 0						
1	PWM4PIF	PWM4 上升沿中断标志位，写 1 清 0						
0	PWM4NIF	PWM4 下降沿中断标志位，写 1 清 0						

19 SPI 接口

19.1 功能简介

SPI接口能够实现芯片与其他设备以半/全双工同步传输数据。外围设备可以是其它的MCU或闪存存储器等。SPI可以是三线或者四线，有以下特点。

- 支持主机或从机操作
- 可选择最低位或最高位优先传输
- 4种可编程的比特率
- 可编程的极性和相位
- 发送结束中断标志
- 写入冲突标志保护机制
- 支持主模式故障出错中断

图 19-1-1 和图 19-1-2 分别是 SPI 主机模式和从机模式的原理示意图。

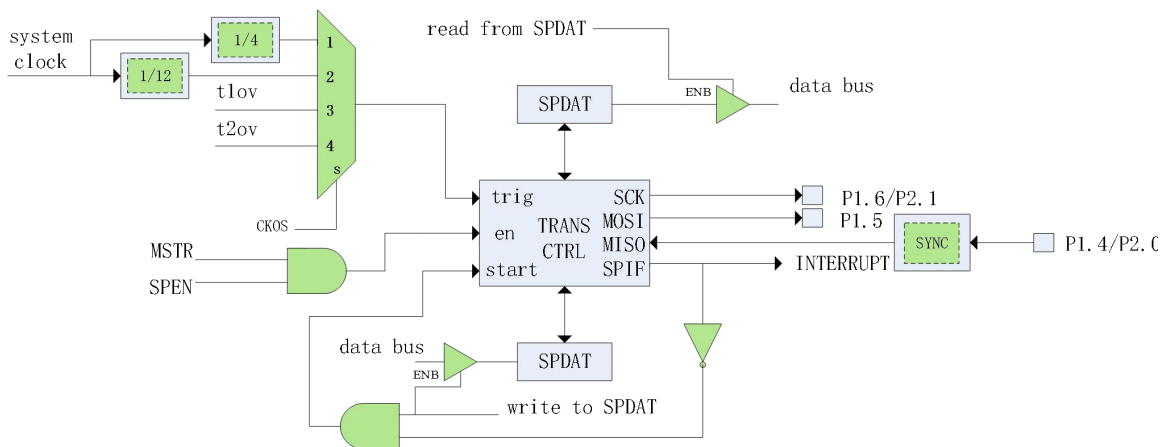


图 19-1-1 SPI 主机模式示意图

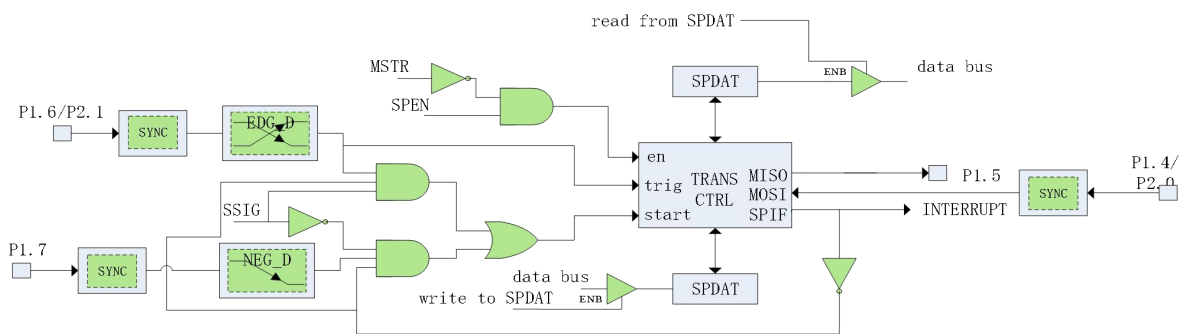


图 19-1-2 SPI 从机模式示意图

表 19-1-1 SPI 工作模式

名称	描述
主机模式	<p>所有的传输行为都由主机发起，包括 SCK 和 SSB 信号的产生等。</p> <p>当设置 MSTR (SPCON[4]) 位为 1，SPI 处于主机模式。用户需要另选择一个 GPIO 作为片选引脚，连接从机 SSB，数据传输开始前，主机拉低这个引脚，传输结束后拉高。</p> <p>在主机模式，写入寄存器 SPDAT 的会启动数据传输。数据在时钟有效沿从 MOSI 移位输出。</p>
从机模式	<p>当设置 MSTR 位为 0，SPI 处于从机模式。</p> <p>当 SSIG (SPCON[5]) 为 1，则 SSB 引脚无效，SPI 为三线通信，从机默认片选有效；当 SSIG 为 0，SSB 引脚有效，SSB 为低电平表示从机被片选。</p>

表 19-1-2 SPI 接口引脚描述

名称	描述
MOSI	<p>主机输出，从机输入</p> <p>当 SPI 作为主机时该引脚为主机数据输出端口，作为从机时为从机数据输入端口</p>
MISO	<p>主机输入，从机输出</p> <p>当 SPI 作为主机时该引脚为主机数据输入端口，作为从机时为从机数据输出端口</p>
SCK	<p>串行时钟</p> <p>当 SPI 作为主机时该引脚为串行时钟输出端口，作为从机时为串行时钟输入端口</p>
SSB	<p>从机选择</p> <p>当 SPI 引脚主机时该引脚为从机选择输入端口，作为从机时为从机选择输入端口</p>

表 19-1-3 SPI 相位与极性

名称	描述
CPHA	<p>相位控制位</p> <p>0: 表示在 SCK 奇数边缘 (1,3,5,...,15) 采样数据</p> <p>1: 表示在 SCK 偶数边缘 (2,4,6,...,16) 采样数据</p>
CPOL	<p>极性控制位</p> <p>0: 表示 SCK 空闲时处于低电平</p> <p>1: 表示 SCK 空闲时处于高电平</p>

结合表 19-1-3，实际传输时的波形如图 19-1-3 和图 19-1-4 所示。

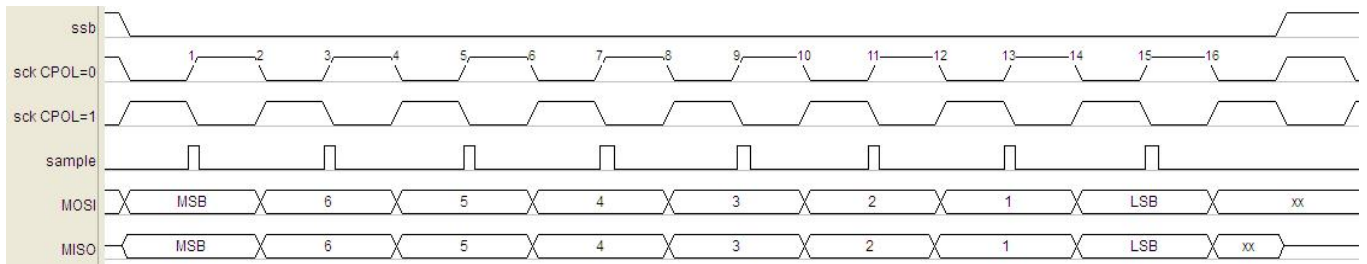


图 19-1-3 CPHA=0 时 SPI 时序图

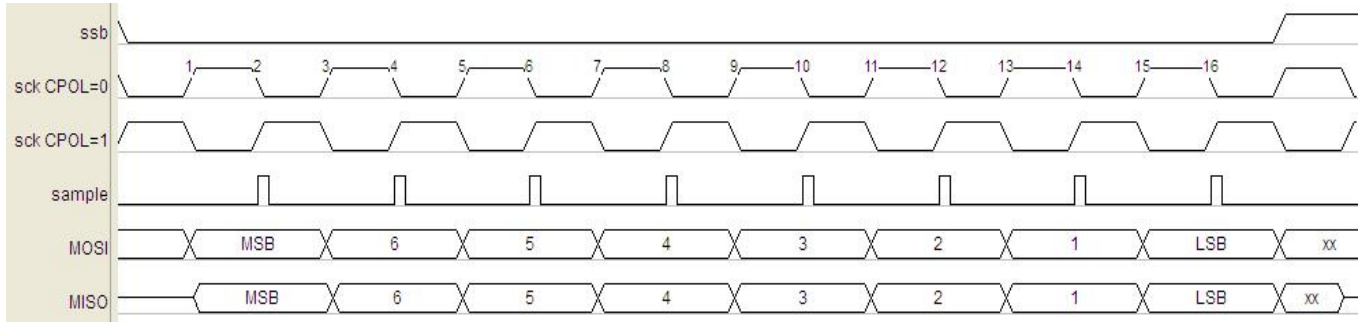


图 19-1-4 CPHA=1 时 SPI 时序图

19.2 寄存器描述

表 19-2-1 寄存器 SPCON

A9H	7	6	5	4	3	2	1	0
SPCON	SPEN	LSBF	SSIG	MSTR	CPOL	CPHA	CKOS[1:0]	
R/W	R/W	R/W	R/W	R/W	R	R/W	R/W	
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SPEN	SPI 模块使能位，1 有效						
6	LSBF	低位或高位优先发送/接收选择位 0: 高位先发 1: 低位先发						
5	SSIG	SSB 引脚无效控制位，默认为 0，此时 SSB 信号有效						
4	MSTR	主机/从机选择位 0: 从机 1: 主机						
3	CPOL	时钟极性选择位 0: 默认情况下时钟为低 1: 默认情况下时钟为高						
2	CPHA	时钟相位选择位						

		0: 在时钟离开默认情况时采样数据 1: 在时钟回到默认情况时采样数据
1~0	CKOS	SPI 输出时钟选择位 00: 1/8 系统时钟 01: 1/24 系统时钟 10: 使用定时器 1 溢出标志, 每两次溢出传输一次数据

表 19-2-2 寄存器 SPDAT

AAH	7	6	5	4	3	2	1	0
SPDAT	RBUF[7:0]							
R/W	R							
初始值	0	0	0	0	0	0	0	0
SPDAT	TBUF[7:0]							
R/W	W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号		说明					
7~0	SPDAT		写 SPDAT 时, 写入内部的 TBUF, 读 SPDAT 时, 从 RBUF 读出					

表 19-2-3 寄存器 SPSTA

ABH	7	6	5	4	3	2	1	0
SPSTA	SPIE	-	-	-	-	WCOL	MODF	SPIF
R/W	R/W	-	-	-	-	R/W	R/W	R/W
初始值	0	-	-	-	-	0	0	0
位编号	位符号	说明						
7	SPIE	SPI 中断使能位, 1 有效						
6~3	-	-						
2	WCOL	写入冲突标志位, 在数据正在发送时, 如有软件有写 SPDAT 的操作, 此时数据无法写入, 即产生写入冲突标志。该位 1 有效, 写 1 清 0, 有效时不会产生中断						
1	MODF	故障模式标志位, 1 有效, 表明 SSB 在不正确的逻辑电平下, 写 1 清 0, 有效时会产生中断						
0	SPIF	数据传输完成标志位, 1 有效, 写 1 清 0, 有效时会产生中断						

20 模/数字转换器 (ADC)

20.1 功能简介

模拟/数字转换器是 12 位逐次逼近寄存器型 (SAR) ADC，最多提供多达 26 个输入通道。ADC 时钟源是系统时钟，可设置时钟预分频。ADC 有多种参考电压源可选，其中选择内部电压为参考电压时可用于检测芯片供电电压。ADC 选择内部电压为参考电压时有自动校正功能，避免芯片参考电压一致性问题。

20.2 主要特性

- 12 位的分辨率
- 最多提供多达 26 个输入通道
- 支持 ADC 中断
- 可设置 ADC 时钟预分频
- 多种参考电压可选：内部参考电压、VDD、外部参考电压。
- 选择内部参考电压时，支持自动数据校正功能
- 选择内部电压为基准，内部通道可测量 1/4 VDD，可用于测量供电电压
- 输入电压范围：VSS ≤ VIN ≤ VDD。

20.3 结构框图

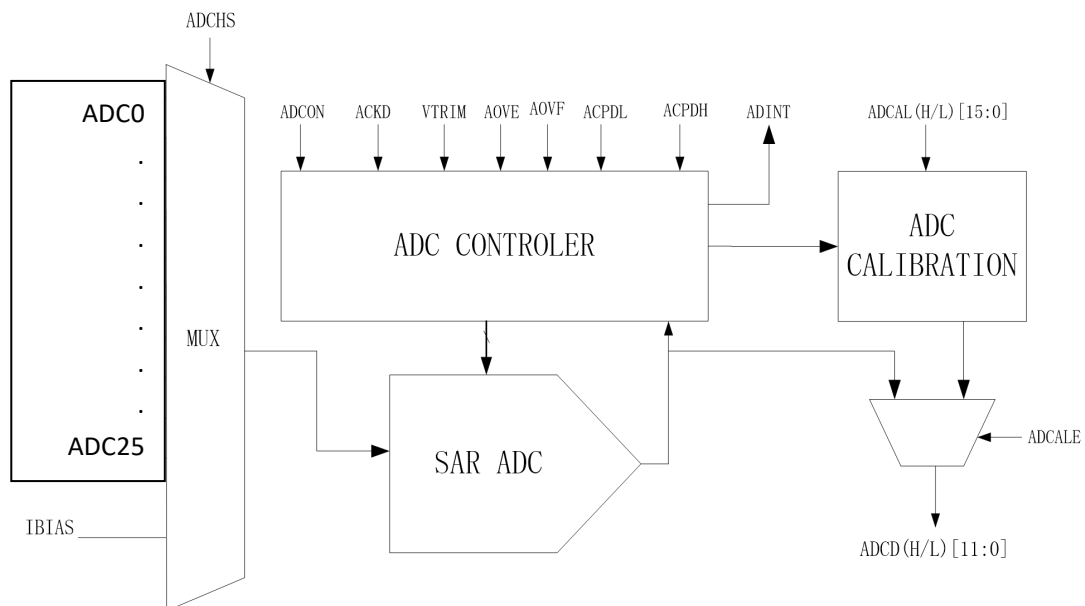


图 20-3-1 ADC 结构示意图

20.4 功能描述

ADC 的启动通过 AST 位使能，设置 AST=1 后，ADC 模块对 ADCHS 选择的输入电压源进行模/数转换。ADC 可通过 ACKD 设置时钟预分频，由系统时钟预分频后的时钟作为 ADC 转换时钟。在 ADC 时钟不变的条件下，ADC 的单次转换时间是由 HTME 设置的，转换时间为 $(13+2^{HTME})$ 个 ADC 时钟周期。当转换结束后，12 位的 A/D 值会被加载到寄存器 ADCDH、ADCDL，转换完后的 2.5 个时钟周期，AST 位自动清 0，同时中断标志 ADIF 位会置 1，如果 ADC 中断使能，会产生 ADC 中断。图 20-4-1 为 ADC 的转换时序图。

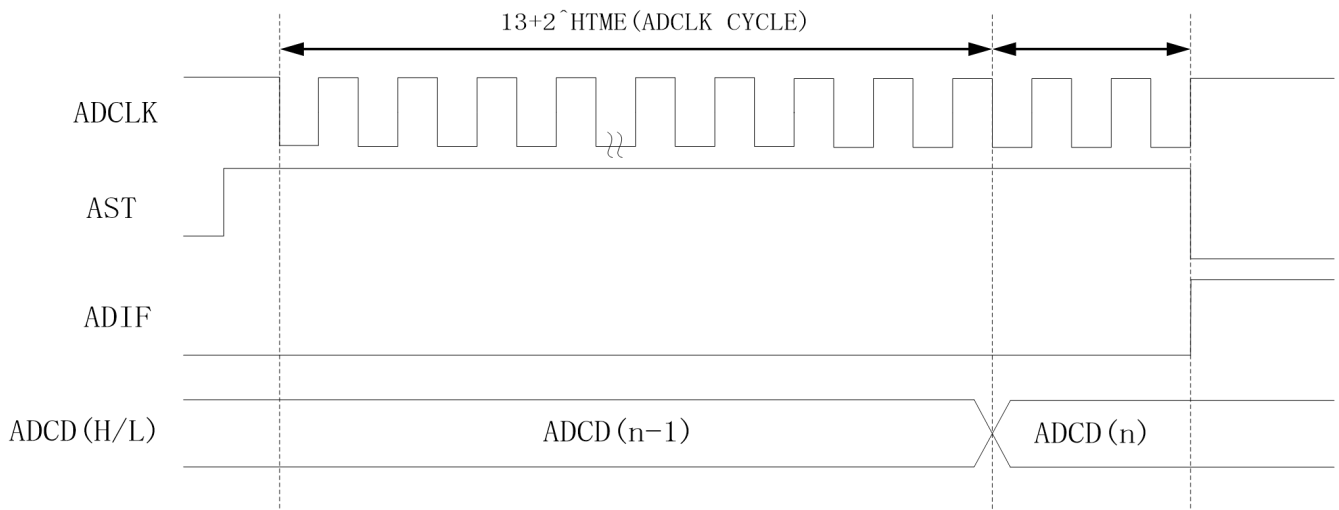


图 20-4-1 ADC 时序示意图

● ADC 数据校正

当选择内部 1.5V 作为参考电压时，由于芯片的离散性，每个芯片的内部电压不一定完全相同，导致每个芯片的 ADC 转换结果也有一定的偏差，所以在 ADC 转换完后，有必要对 AD 值进行校正。芯片在出厂时，会对每个芯片的内部电压进行测试，得出与内部电压成反比例的校正值，在芯片上电启动时，自动将此校正值加载到寄存器 ADCALL、ADCALH，当 ADC 转换完成后自动将 AD 值根据校正寄存器 ADCALL、ADCALH 的值进行等比例换算，得出准确的 AD 值，最终的 AD 值也是存放在寄存器 ADCD 中。此功能通过 ADCALE 使能，对于用户来说，在应用时只需要设置 ADCALE=1 即可，校正过程是自动完成的。

20.5 寄存器描述

表 20-5-1 寄存器 ADCON

8060H	7	6	5	4	3	2	1	0
ADCON	AST	ADIE	ADIF	HTME			VSEL[1:0]	
R/W	R/W	R/W	R/W	R/W			R/W	
初始值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	AST	ADC 转换开始控制位，写 1 启动转换，转换后硬件自动清 0
6	ADIE	ADC 中断使能位，1 有效
5	ADIF	ADC 中断标志位，写 1 清 0
4~2	HTME	采样保持周期数为 2 的 HTME 次幂
1~0	VSEL	ADC 参考电压选择位 00: 内部 1.5V(INNER_VREF)作为参考电压 01: 外部 VDD 10: 外部 VREF 11: 内部 1.5V(INNER_VREF)作为参考电压 备注: 当参考电压选择为外部 VREF 时, VREF 的电压必须大于 1.1V。

表 20-5-2 寄存器 ADCFGL

8061H	7	6	5	4	3	2	1	0
ADCFGL	ACKD			ADCHS				
R/W	R/W			R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号		说明					
7~5	ACKD		ADC 时钟分频设置 000: 不分频 001: 2 分频 010: 4 分频 ... 111: 14 分频					
4~0	ADCHS		ADC 通道使能选择位域 00000: 通道关闭 00001: 通道 AD_CH[0](P0.0)使能 00010: 通道 AD_CH[1](P0.1)使能 00011: 通道 AD_CH[2](P0.2)使能 00100: 通道 AD_CH[3](P0.3)使能 00101: 通道 AD_CH[4](P0.4)使能 00110: 通道 AD_CH[5](P0.5)使能 00111: 通道 AD_CH[6](P0.6)使能 01000: 通道 AD_CH[7](P0.7)使能 01001: 通道 AD_CH[8](P1.0)使能 01010: 通道 AD_CH[9](P1.1)使能 01011: 通道 AD_CH[10](P1.2)使能 01100: 通道 AD_CH[11](P1.3)使能 01101: 通道 AD_CH[12](P1.4)使能 01110: 通道 AD_CH[13](P1.5)使能 01111: 通道 AD_CH[14](P1.6)使能					

		10000: 通道 AD_CH[15](P1.7)使能 10001: 通道 AD_CH[16](P2.0)使能 10010: 通道 AD_CH[17](P2.1)使能 10011: 通道 AD_CH[18](P2.2)使能 10100: 通道 AD_CH[19](P2.3)使能 10101: 通道 AD_CH[20](P2.4)使能 10110: 通道 AD_CH[21](P2.5)使能 10111: 通道 AD_CH[22](P2.6)使能 11000: 通道 AD_CH[23](P2.7)使能 11001: 通道 AD_CH[24](P3.0)使能 11010: 通道 AD_CH[25](P3.1)使能 11011: 检测 VDD 的 1/4 使能 其他: 通道关闭
--	--	---

表 20-5-3 寄存器 ADCFGH

8066H	7	6	5	4	3	2	1	0
ADCFGH	ADCEN	-	-	-	-	-	-	ADCALE
R/W	R/W	-	-	-	-	-	-	R/W
初始值	0	-	-	-	-	-	-	1
位编号	位符号	说明						
7	ADCEN	ADC 使能, 1 使能						
6~1	-	-						
0	ADCALE	ADC 校准使能位, 1 有效 此位只有选择参考电压为内部 1.5V 时才有效, 当 ADCALE=1, ADC 的转换结果将根据 ADCAL 寄存器的数值进行校准。具体参考寄存器 ADCAL 说明。						

表 20-5-4 寄存器 ADCD

8062H	7	6	5	4	3	2	1	0
ADCDL	ADCDL[3:0]				-	-	-	-
R/W	R				-	-	-	-
初始值	0	0	0	0	-	-	-	-
8063H	7	6	5	4	3	2	1	0
ADCDH	ADCDH[11:4]							
R/W	R							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
11~0	ADCD	ADC 转换值						

表 20-5-5 寄存器 ADCAL

8064H	7	6	5	4	3	2	1	0
ADCALL	ADCAL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
8065H	7	6	5	4	3	2	1	0
ADCALH	ADCAL[15:8]							
R/W	R/W							
初始值	0	0	0	1	0	0	0	0
位编号	位符号		说明					
15~0	ADCAL		ADC 校准寄存器，只有 ADCALE=1 并且选择参考电压为内部 1.5V 才有效。有效时，ADC 的输出按照如下公式： $ADC_{DL} = (\text{ADC 转换结果} * \text{ADCAL}) / 32768$ 备注： 此校准值上电后自动加载，用户不允许修改。					

21 电容式触摸按键（Touch Key）

21.1 功能简介

CA51F652 系列芯片的触摸功能模块具有优越的抗干扰性能，可通过 EFT、CS 等测试。触摸模块最大可支持多达 26 个通道。内置触摸感应控制器，在应用时无需外接电容。针对有低功耗需求的应用，支持触摸低功耗模式，以达到产品省电功能。

21.2 主要特性

- 内置触摸感应控制器
- 最大支持 26 路触摸通道，不需外接电容
- 支持触摸中断
- 支持触摸低功耗模式
- 高抗干扰性能，符合 EMC(CS)标准

21.3 功能描述

触摸功能需通过一系列寄存器设置相应参数，包括充放电时钟频率、计数时钟频率、计数位数、放电电阻、比较器电压、充电电流源电流等。参数设置完成后，通过 TKEN 使能触摸功能，设置触摸通道后，设 TKST=1 即可启动相应通道的触摸数据采集。数据采集完成后，16 位触摸数据存放在 TKDH、THDL，并产生触摸中断标志 TKIF。

更多与触摸相关的内容可参考触摸库及相关文档描述，并建议在本公司提供的触摸库基础上进行二次开发。

21.4 寄存器描述

表 21-4-1 寄存器 TKST

F8H	7	6	5	4	3	2	1	0
TKST	-	-	-	-	-	-	-	TKST
R/W	-	-	-	-	-	-	-	RW
初始值	-	-	-	-	-	-	-	0
位编号	位符号		说明					
7~1	-		-					
0	TKST		数据采集启动使能位，1 有效，采集完后自动清 0					

表 21-4-2 寄存器 TKCFG1

F9H	7	6	5	4	3	2	1	0
TKCFG1	-	TKEN	TKDIV					
R/W	-	R/W	R/W					
初始值	-	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	TKEN	触摸模拟模块开启使能						
5~0	TKDIV	充放电时钟选择： 0~61: 充放电时钟为固定频率，时钟频率为 $F = 24 / (TKDIV + 4)$ 62~63: 充放电时钟跳频，最高频率 3M，最低频率 1M，中心频率为 1.5MHz						

表 21-4-3 寄存器 TKCFG2

FAH	7	6	5	4	3	2	1	0
TKCFG2	-	TKPULL8	PAREN	TKCADDR				
R/W	-	R/W	R/W	R/W				
初始值	-	1	0	0				
位编号	位符号	说明						
7	-	-						
6	TKPULL8	充电电流源配置最高位						
5	PAREN	0: 单通道 1: 所有使能的通道并联						
4~0	TKCADDR	通道选择位： 00000: TK0 00001: TK1 11001: TK25						

表 21-4-4 寄存器 TKCFG3

FBH	7	6	5	4	3	2	1	0
TKCFG3	-	RESO			TKCKSEL		CHGSEL	DCHSEL
R/W	-	R/W			R/W		R/W	R/W
初始值	-	0	0	1	0	0	1	1
位编号	位符号	说明						
7	-	-						
6~4	RESO	计数器位数选择 000: 9位						

		001: 10位 010: 11位 011: 12位 100: 13位 101: 14位 110: 15位 111: 16位
3~2	TKCKSEL	计数时钟选择 0: 24MHz 1: 12MHz 2: 6MHz 3: 4MHz
1	CHGSEL	预充电时间选择 0: 20 us 1: 40us
0	DCHSEL	预放电时间选择 0: 2 us 1: 10us

表 21-4-5 寄存器 TKPULL

FEH	7	6	5	4	3	2	1	0
TKPULL[7:0]	TKPULL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号		说明					
7~0	TKPULL		充电电流源设置低 8 位					

表 21-4-6 寄存器 TKDL/TKDH

FCH	7	6	5	4	3	2	1	0
TKDL	TKD[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
FDH	7	6	5	4	3	2	1	0
TKDH	TKD[15:8]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号		说明					
7~0	TKD		触摸通道当前采样值					

表 21-4-7 寄存器 TKPULLTRIM

F2H	7	6	5	4	3	2	1	0
TKPULLTRIM	-	-	TKPULLTRIM [5:0]					
R/W	-	-	R/W					
初始值	-	-	0	0	0	0	0	0
位编号								
位编号		位符号		说明				
5~0		TKPULLTRIM		充电电流补偿值				

表 21-4-8 寄存器 TKIE

F4H	7	6	5	4	3	2	1	0
TKIE	TKIE	-	-	-	-	-	-	TKIF
R/W	R/W	-	-	-	-	-	-	R
初始值	0	-	-	-	-	-	-	0
位编号								
位编号		位符号		说明				
7		TKIE		触摸中断使能位，1 有效				
6~1		-		-				
0		TKIF		触摸采集中断标志位，写 1 清 0				

表 21-4-9 寄存器 TKCFG4

FFH	7	6	5	4	3	2	1	0
TKCFG4	PRSDIV		RBSEL			VRSEL		
R/W	R/W		R/W			R/W		
初始值	0	0	0	0	0	0	0	0
位编号								
位编号		位符号		说明				
7~6		PRSDIV		充放电时钟预分频 00: 不分频 01: 二分频 10: 四分频 11: 不分频				
5~3		RBSEL		放电电阻大小选择 000: 20K 001: 30K 010: 40K 011: 50K				

		100: 70K 101: 90K 110: 200K 111: 350K
2~0	VRSEL	比较器门限电压选择 000: 1.8V 001: 2.1V 010: 2.5V 011: 2.8V 100: 3.2V 101: 3.5V 110: 3.9V 111: 4.1V

22 低电压检测 (LVD)

22.1 功能简介

低电压检测 (LVD) 用于监控芯片自身的供电 VDD，可设置检测电压范围为 2.2V、2.5V、2.7V、3.0V、3.3V、3.6V、3.9V 和 4.2V。当 VDD 小于所设定的电压值时，可设置触发中断或复位。

备注：由于生产工艺的影响，芯片之间 LVD 触发电压存在一定的差异。

LVD 结构图如图 22-1-1 所示。

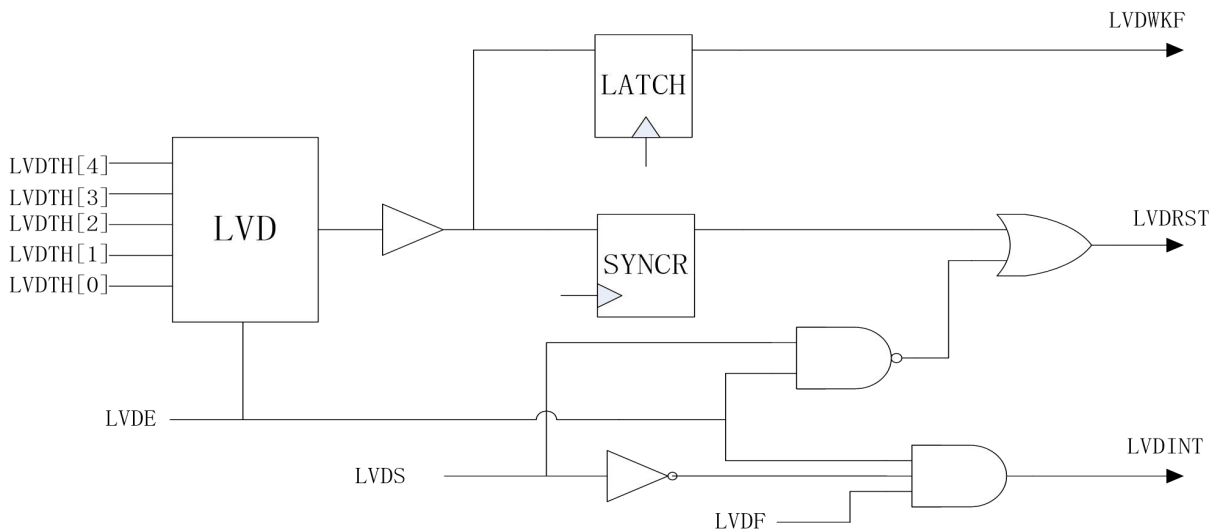


图 22-1-1 LVD 模块示意图

22.2 功能描述

LVD 功能通过 LVDE 位使能，而检测的电压则通过 LVDTH 位域设置。当芯片 VDD 小于所设置的电压时，LVD 功能产生的标志 LVDF 位将置 1，如果 LVDS=0，会产生 LVD 中断，如果 LVDS=1，会产生复位。要注意的是，LVD 复位产生之后，LVD 自身的电路并不会复位，寄存器 LVDCON 还会保持之前的状态，所以，当 LVD 复位产生之后，如果 VDD 持续低于所设定的电压，芯片将会一直处于复位状态。同样地，当 LVD 中断产生后，如果 VDD 持续低于所设定的电压，LVD 中断也会重复地产生。

22.3 寄存器描述

表 22-3-1 寄存器 LVDCON

E8H	7	6	5	4	3	2	1	0
LVDCON	LVDE	LVDS	LVDF	-	-	LVDTH[2:0]		
R/W	R/W	R/W	R/W	-	-	R/W		
初始值	0	0	0	-	-	0	0	0
位编号	位符号	说明						
7	LVDE	LVD 使能位, 1 有效						
6	LVDS	LVD 功能选择位 0: 中断 1: 复位						
5	LVDF	LVD 产生标志位, 写 1 清 0						
2~0	LV DTH	LVD 触发电平选择位域 000: 2.2V 001: 2.5V 010: 2.7V 011: 3.0V 100: 3.3V 101: 3.6V 110: 3.9V 111: 4.2V						

22.4 LVD 控制例程

LVD 中断例程

例如，设置 LVD 为中断模式，检测电压为 3V，程序如下：

```

-----
#define LVDE(N)      (N<<7)  //N=0~1
#define LVDS_reset  (1<<6)
#define LVDS_int    (0<<6)
#define LVDF        (1<<5)
#define LVDTH_3V   3
void LVD_init(void)
{
    LVDCON = LVDE(1) | LVDS_int | LVDF | LVDTH_3V; //设置 LVD 使能，设置 LVD 为中断模式，检测电压为 3V
    INT4EN = 1; //INT4 中断使能
    EA = 1;    //开启总中断
}

void INT4_ISR (void) interrupt 6
{
    if(LVDCON & LVDF)
    {
        LVDCON |= LVDF; //清除 LVD 中断标志
    }
}
-----

```

LVD 复位例程

例如，设置 LVD 为复位模式，检测电压为 3V，程序如下：

```

-----
#define LVDE(N)      (N<<7)  //N=0~1
#define LVDS_reset  (1<<6)
#define LVDS_int    (0<<6)
#define LVDF        (1<<5)
#define LVDTH_3V   3
void LVD_init(void)
{
    LVDCON = LVDE(1) | LVDS_reset | LVDF | LVDTH_3V; //设置 LVD 使能，设置 LVD 为复位模式，检测电压为 3V
}
-----

```

23 LED 点阵驱动模块

23.1 功能简介

内置 LED 点阵（双扫）扫描模式，仅利用 9 个引脚就可驱动 8X9 的数码管，程序只需要把相关控制位和显示数据设置好，芯片管脚自动输出驱动 LED 的波形。LED 驱动支持 8 级亮度可调。

23.2 功能描述

LED 驱动可以通过寄存器 LXCON 的 LEN 选择时钟源，当时钟源被选择后，LED 驱动同时被使能；要注意的是，在设置时钟源时必须确定该时钟源是被打开并且正常工作。寄存器 LXDIV 是 LED 时钟分频器，针对不同的时钟源可设置不同的分频系数，LED 扫描的帧频率典型值为 256Hz。LED 驱动有 8 级亮度可调，通过 LDRV 来设置，不同的数值对应不同的占空比。

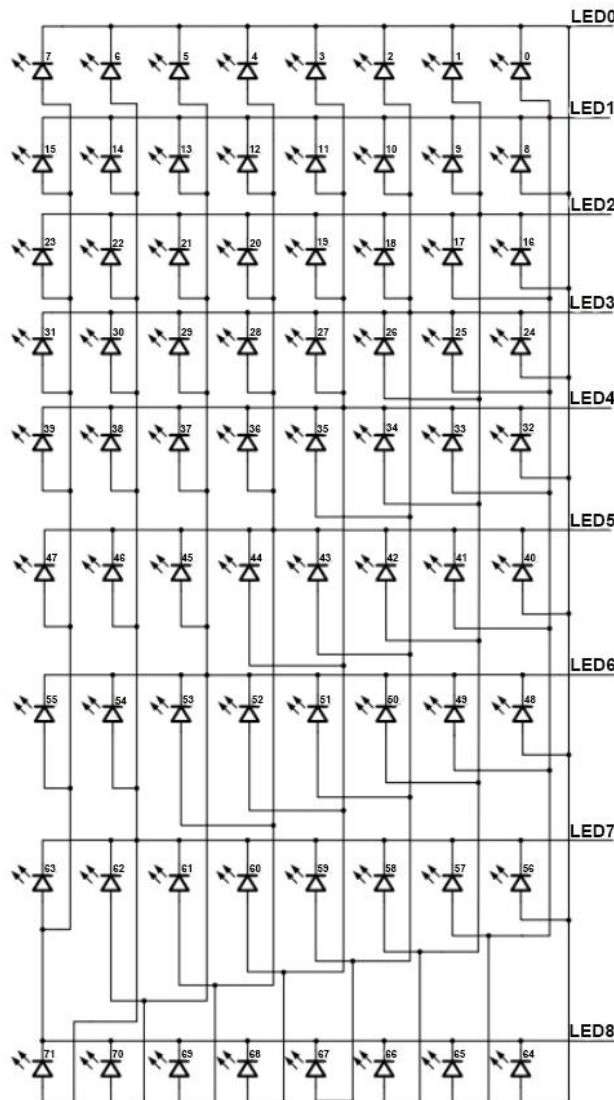


图 23-2-1 LED 8X9 点阵图

23.3 LED 寄存器描述

表 23-3-1 寄存器 LXCON

E9H	7	6	5	4	3	2	1	0
LXCON	-	LEN		Coms[8]	-	LDRV		
R/W	-	R/W		R/W	-	R/W		
初始值	-	0	0	0	-	0	0	0
位编号	位符号	说明						
7	-	-						
6~5	LEN	LED 时钟选择位 01: IRCL/4 10: 系统时钟 11: XOSCL: 其他:模块关闭						
4	Coms[8]	见 COMS 寄存器描述						
2~0	LDRV	LED 亮度调节位 000: Level 1 (最暗) 001: Level 2 010: Level 3 011: Level 4 100: Level 5 101: Level 6 110: Level 7 111: Level 8 (最亮)						

表 23-3-2 寄存器 COMS

EAH	7	6	5	4	3	2	1	0
COMS	Coms[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7~0	Coms	Led 点阵可作为 com 的管脚（每个位为 1 时，对应的 LEDx 表示可作为 com 管脚）： 例如：8'h1: 表示 LED0 可作为 com 管脚 备注： COMS 选项不要在 LED 工作时随意改写 LXCON 中的 Coms[8]功能对应的 LED8 的 com 选择 LED 管脚输出有 port 口配置相应的寄存器控制输出						

表 23-3-3 寄存器 LXDIV

ECH	7	6	5	4	3	2	1	0
LXDIVL	LXDIV[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
EDH	7	6	5	4	3	2	1	0
LXDIVH	-	-	-	-	LXDIV[11:8]			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	0	0	0	0
位编号	位符号		说明					
15~12	-		-					
11~0	LXDIV		LED 时钟分频器 LED 选择高速时钟扫描帧频率=LXD 时钟频率 ÷((LXDIV+1) x 1024) LED 选择低速时钟扫描帧频率=LXD 时钟频率 ÷((LXDIV+1) x 128) 备注: 1. LED 选择高速时钟表示, LED 工作时钟选择系统时钟; LED 选择低速时钟表示, LED 工作时钟选择 IRCL/4 或外部低速时钟。 2. 当 LED 时钟选择为 IRCL 时, 时钟频率为 IRCL 的 1/4。					

表 23-3-4 寄存器 LXDAT

EBH	7	6	5	4	3	2	1	0
LXDAT	LXDAT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
备注: LXDAT 是带索引的寄存器, 设置 INDEX=0~8 分别对应 LXDAT0~LXDAT8								
位编号	位符号		说明					
7~0	LXDAT		显示缓存读写寄存器					

表 23-3-5 LED 显示缓存

INDEX	COM	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7
0	0	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
1	1	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
2	2	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
3	3	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
4	4	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
5	5	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
6	6	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
7	7	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7
8	8	BIT0	BIT1	BIT2	BIT3	BIT4	BIT5	BIT6	BIT7

24 程序下载和仿真

24.1 程序下载

CA51F652 系列芯片主要采用 ISP 方式下载程序，芯片通过 I2C 接口与下载工具相连接，不同型号其下载接口不同，详见表 24-1-1。

表 24-1-1 下载/仿真接口表

芯片型号	下载/仿真接口
CA51F652S6A	P3.0 (ISP_SDA)、P2.7 (ISP_CLK)
CA51F652S6B	P3.1 (ISP_SDA)、P3.0 (ISP_CLK)
CA51F652P6A	P1.4 (ISP_SDA)、P1.6 (ISP_CLK)
CA51F652S4A	P3.0 (ISP_SDA)、P3.1 (ISP_CLK)
CA51F652S4B	P3.1 (ISP_SDA)、P3.0 (ISP_CLK)
CA51F652S4C	P3.1 (ISP_SDA)、P3.0 (ISP_CLK)
CA51F652S3A	P1.6 (ISP_SDA)、P1.5 (ISP_CLK)
CA51F652S3B	P3.1 (ISP_SDA)、P3.0 (ISP_CLK)
CA51F652S3C	P3.0 (ISP_SDA)、P3.1 (ISP_CLK)

更多关于程序下载步骤的细节请参考“CACHIP 开发下载工具使用说明”。

24.2 在线仿真

CA51F652 系列芯片支持在线仿真，芯片与仿真器之间通过 IIC 接口进行通信，芯片上电默认的 I2C 接口详见表 24-1-1。**要注意的是，由于芯片与仿真器间通过 IIC 通信，所以与仿真器连接的 I2C 接口引脚不能设置为其他功能，并且应用程序里不能使用 IIC 功能，否则将无法进入仿真模式。**另外，由于 I2C 的通信速度是由主时钟决定，所以应用程序里不能将主时钟设置为低速时钟，也不能进入省电模式，否则都会影响芯片与仿真器间的通信。

当芯片进入仿真模式后，TSMODE 位 (PCON[2]) 置 1，应用程序可通过判断此位状态来决定是否切换至低速时钟或进入省电模式。

更多关于仿真功能的细节可参考仿真器的相关文档介绍。

25 电气特性

25.1 极限参数

参数	最小值	最大值	单位
直流供电电压	-0.3	6	V
I/O 引脚输入电压	-0.3	VDD+0.3	V
工作环境温度	-40	105	°C
储存温度	-55	125	°C
CPU 工作频率	-	24	MHz

备注：超过“**极限参数**”范围有可能对芯片造成损坏，无法预期芯片在上述范围外的工作状态，若长期在标示范围外工作，可能会影响芯片的可靠性。

25.2 直流电气特性

直流电气特性（VDD=3.3-5.5V, TA=25°C，除非其它说明）

芯片参数	符号	工作电压	最小值	典型值	最大值	单位	测试条件
工作电流	Iop1	VDD=3.3V	-	2.09	-	mA	系统时钟为 PLL(24MHz)，其他时钟关闭，所有输出引脚无负载，所有数字输入引脚不浮动，所有外设关闭，CPU 执行 NOP 指令
		VDD=5V	-	2.12	-		
	Iop3	VDD=3.3V	-	90	-	uA	
		VDD=5V	-	92	-		
STOP 模式电流	Istp	VDD=3.3V	-	6.4	-	uA	所有时钟关闭，所有输出引脚无负载，所有数字输入引脚不浮动，所有外设关闭，LDO 设置为低功率模式，Flash 进入睡眠模式，CPU 进入 STOP 模式
		VDD=5V	-	6.6	-		
IDLE 模式电流	Iidl1	VDD=3.3V	-	0.75	-	mA	系统时钟设为 PLL(24MHz)，其他时钟关闭，所有输出引脚无负载，所有数字输入引脚不浮动，所有外设关闭，LDO 设置为低功率模式，Flash 进入睡眠模式，CPU 进入 IDLE 模式。
		VDD=5V	-	0.76	-		
	Iidl2	VDD=3.3V	-	11	-	uA	
		VDD=5V	-	11.3	-		

IO 端口输入高电压 (斯密特模式开启)	Vhi1	VDD=3.3V	1.85	-	3.3	V	-
		VDD=5V	2.60	-	5		
IO 端口输入高电压 (斯密特模式关闭)	Vhi2	VDD=3.3V	-	0.5*VDD	VDD	V	-
		VDD=5V					
IO 端口输入低电压 (斯密特模式开启)	Vlo1	VDD=3.3V	0	-	1.32	V	-
		VDD=5V	0	-	1.85		
IO 端口输入低电压 (斯密特模式关闭)	Vlo2	VDD=3.3V	0	0.5*VDD	-	V	-
		VDD=5V					
IO 端口推电流	Ipu	VDD=3.3V	-	3mA @DRV=0 5mA @DRV=1 8mA @DRV=2 10mA @DRV=3	-	mA	IO 设为推挽输出模式, 4 级驱动能力 可选(DRV), Voh=0.9*VDD
		VDD=5V	-	6mA @DRV=0 10mA @DRV=1 15mA @DRV=2 20mA @DRV=3	-		
IO 端口灌电流	Iol	VDD=3.3V	-	8mA @DRV=0/1 16mA @DRV=2/3	-	mA	IO 设为推挽输出模式, 2 级驱动能力 可选(DRV), Vol=0.1*VDD 备注: DRV=0 与 DRV=1 为同级电流, DRV=2 与 DRV=3 为同级电流。
		VDD=5V	-	18mA @DRV=0/1 36mA @DRV=2/3	-		
强灌电流端口 (P0.0~P0.7、P1.0)	Isi	VDD=3.3V	-	54mA @DRV=0/1 62mA @DRV=2/3	-	mA	IO 设为推挽输出模式, 管脚大灌电流 使能(SINK_EN=1, 2 级驱动能力可选 DRV), Vol=0.1*VDD 备注: DRV=0 与 DRV=1 为同级电流, DRV=2 与 DRV=3 为同级电流。
		VDD=5V	-	100mA @DRV=0/1 120mA @DRV=2/3	-		
IO 端口下拉电阻	Rd1	VDD=2.0~5.5V	-	15	-	KΩ	-
IO 端口上拉电阻	Ru1	VDD=2.0~5.5V	-	10	-	KΩ	-

说明: 以上参数是随机抽取的典型芯片测试结果, 仅供参考。

25.3 ESD/EFT 特性

符号	模式	条件	封装	数值	单位
V _{ESD}	静电放电 (人体放电模式 HBM)	TA=+25°C	SOP28	8000	V
	静电放电 (组件放电模式 CDM)			1000	V

符号	条件	封装	通过值	单位
EFT	F _{sys} = 24MHz / UART 通讯	SOP28	±4000	V

25.4 交流电气特性

交流电气特性 (VDD=2.0-5.5V, TA=25°C, 除非其它说明)

芯片参数	符号	最小值	典型值	最大值	单位	条件
内部低速时钟 (IRCL) 起振时间	Trc1	-	50	-	us	IRCL 频率为 128K
内部高速时钟 (IRCH) 起振时间	Trc2	-	10	-	us	IRCH 频率为 1MHz

备注: VDD=5V, TA=25°C, 内部高速时钟出厂频率为 1MHz, 精度为 ±1%.

25.5 内部 RC 时钟温度特性

◆ IRCH 温度特性

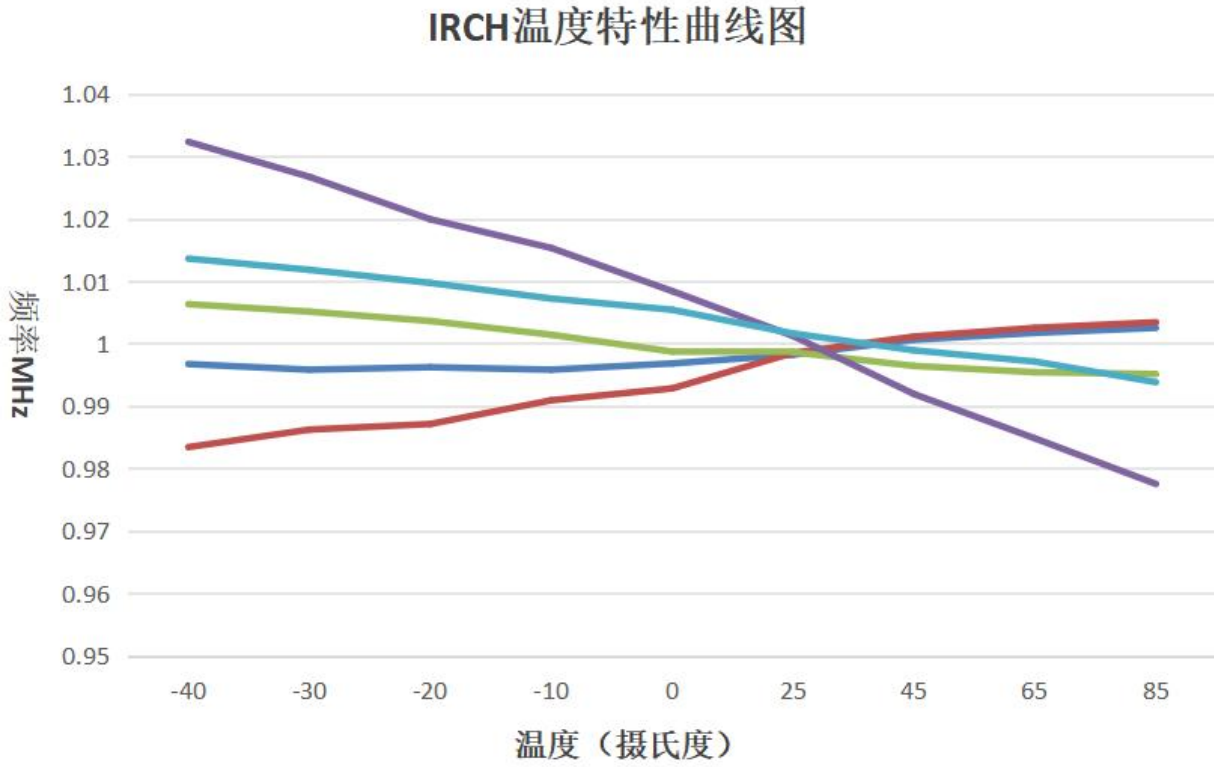
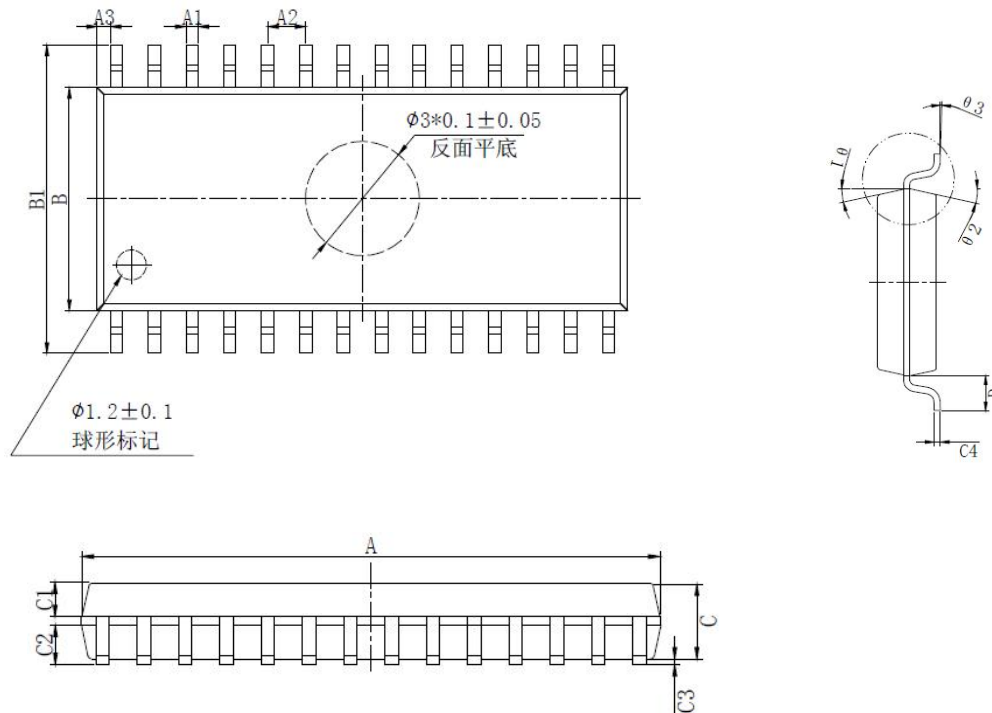


图 23-5-1 IRCH 温度特性曲线图

备注：以上图形数据为随机抽取部分芯片实测数据，数据仅供参考。

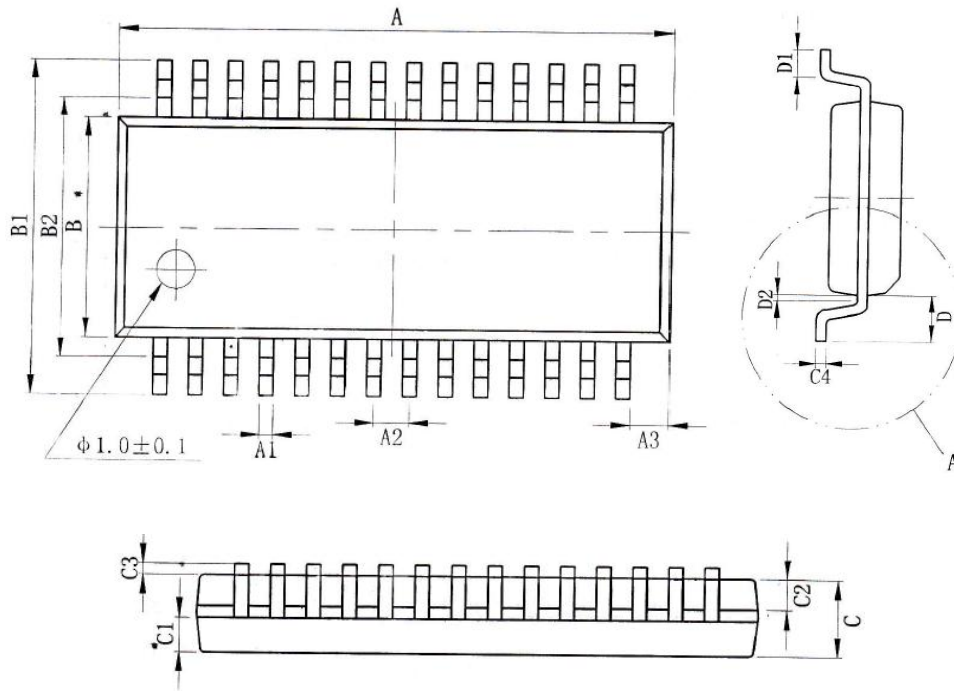
26 封装类型

封装形式: **SOP28**



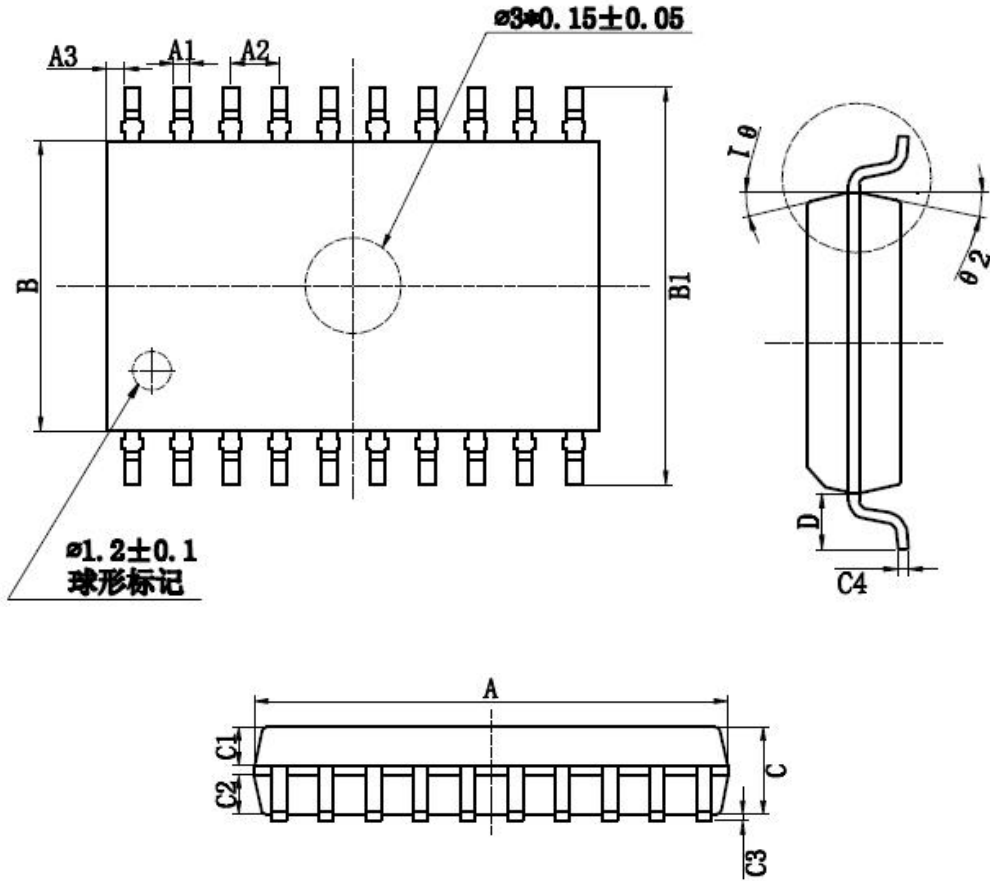
序号	最小值(mm)	标准值(mm)	最大值(mm)
A	17.90	18.00	18.10
A1	0.356	0.40	0.456
A2	1.24	1.27	1.30
A3	---	0.542 TYP	---
B	7.40	7.50	7.60
B1	10.206	10.30	10.406
C	2.18	2.23	2.28
C1	0.938	1.0	1.038
C2	0.938	1.0	1.038
C3	0.03	0.09	0.17
D	1.353	1.40	1.453
C4	0.244	0.25	0.264

封装形式: **SSOP28**



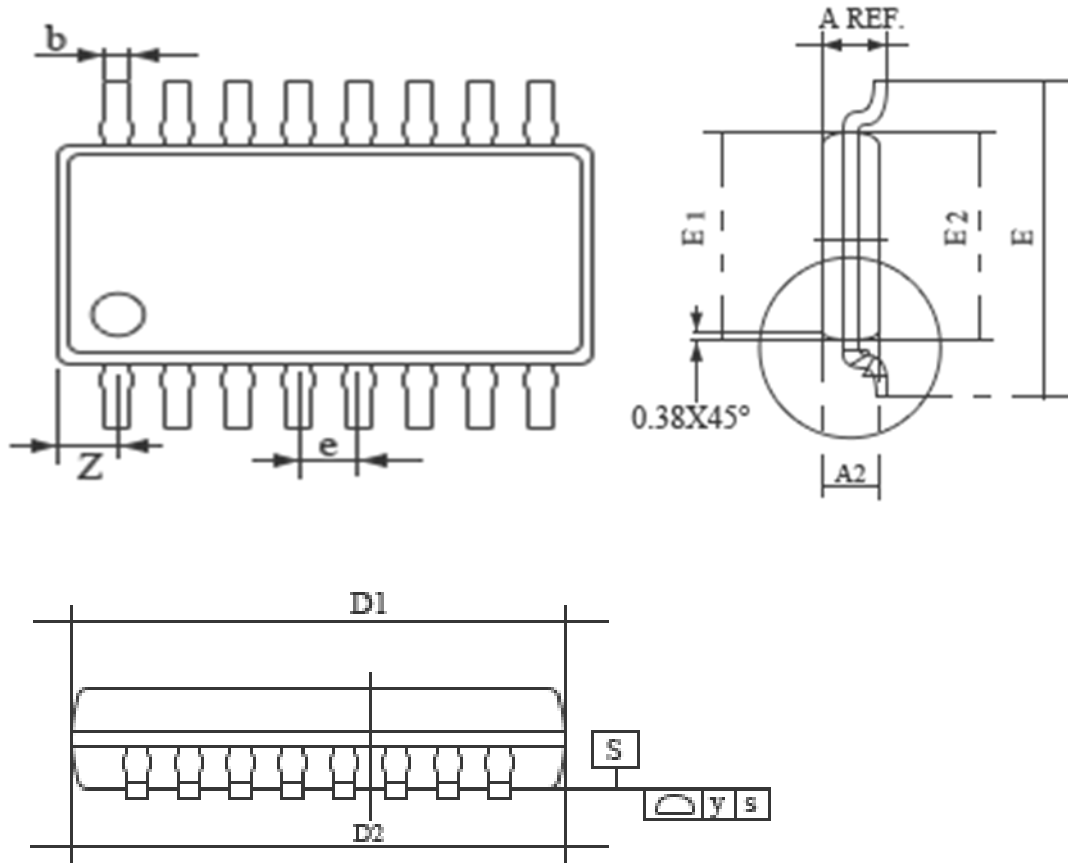
序号	最小值(mm)	标准值(mm)	最大值(mm)
A	9.80	9.90	10.00
A1	---	0.254TYP	---
A2	---	0.635TYP	---
A3	---	0.695TYP	---
B	3.85	3.90	3.95
B1	5.85	6.00	6.24
B2	---	5.00TYP	---
C	1.40	1.50	1.60
C1	0.61	0.66	0.71
C2	0.54	0.59	0.64
C3	0.05	0.15	0.25
C4	0.203	0.215	0.233
D	---	1.05TYP	---
D1	0.40	0.55	0.70
D2	0.15	0.20	0.25

封装形式: **SOP20**



序号	最小值(mm)	标准值(mm)	最大值(mm)
A	12.65	12.70	12.80
A1	0.381	0.40	0.431
A2	1.24	1.27	1.30
A3	0.45	0.455	0.46
B	7.40	7.50	7.60
B1	10.206	10.30	10.406
C	2.18	2.23	2.28
C1	0.938	1.0	1.038
C2	0.938	1.0	1.038
C3	0.145	0.175	0.205
D	1.353	1.40	1.453
C4	0.246	0.25	0.262

封装形式: **SOP16**



序号	最小值(mm)	标准值(mm)	最大值(mm)
A	1.500	1.600	1.700
A2	1.400	1.450	1.500
b	0.356	0.406	0.456
D1	9.70	9.90	10.10
D2	9.75	9.95	10.15
E	5.90	6.000	6.100
E1	3.800	3.900	4.000
E2	3.850	3.950	4.050
e	---	1.27	---
Z	---	0.505	---

27 附录

附录 1 指令集速查表

指令	描述	说明	周期
数据传送指令			
MOV A,Rn	寄存器内容送入累加器	$(A) \leftarrow (Rn)$	1
MOV A,direct	直接地址单元中的数据送入累加器	$(A) \leftarrow (\text{direct})$	1
MOV A,@Ri	间接 RAM 中的数据送入累加器	$(A) \leftarrow ((Ri))$	1
MOV A,#data8	8 位立即数送入累加器	$(A) \leftarrow \#data$	1
MOV Rn,A	累加器内容送入寄存器	$(Rn) \leftarrow (A)$	1
MOV Rn,direct	直接地址单元中的数据送入寄存器	$(Rn) \leftarrow (\text{direct})$	2
MOV Rn,#data8	8 位立即数送入寄存器	$(Rn) \leftarrow \#data$	1
MOV direct,A	累加器内容送入直接地址单元	$(\text{direct}) \leftarrow (A)$	1
MOV direct,Rn	寄存器内容送入直接地址单元	$(\text{direct}) \leftarrow (Rn)$	2
MOV direct,direct	直接地址单元中的数据送入直接地址单元	$(\text{direct}) \leftarrow (\text{direct})$	2
MOV direct,@Ri	间接 RAM 中的数据送入直接地址单元	$(\text{direct}) \leftarrow ((Ri))$	2
MOV direct,#data8	8 位立即数送入直接地址单元	$(\text{direct}) \leftarrow \#data$	2
MOV @Ri,A	累加器内容送入间接 RAM 单元	$((Ri)) \leftarrow (A)$	1
MOV @Ri,direct	直接地址单元中的数据送入间接 RAM 单元	$((Ri)) \leftarrow (\text{direct})$	2
MOV @Ri,#data8	8 位立即数送入间接 RAM 单元	$((Ri)) \leftarrow \#data$	1
MOV DPTR,#data16	16 位立即数地址送入地址寄存器	$(DPTR) \leftarrow \#data16$	2
MOV A,@A+DPTR	以 DPTR 为基地址变址寻址单元中的数据送入累加器	$(A) \leftarrow ((A)) + (DPTR)$	2
MOV A,@A+PC	以 PC 为基地址变址寻址单元中的数据送入累加器	$(PC) \leftarrow (PC) + 1$ $(A) \leftarrow ((A) + (PC))$	2
MOVX A,@Ri	外部 RAM(8 位地址)送入累加器	$(A) \leftarrow ((Ri))$	2
MOVX A,@DPTR	外部 RAM(16 位地址)送入累加器	$(A) \leftarrow ((DPTR))$	2
MOVX @Ri,A	累加器送入外部 RAM(8 位地址)	$((Ri)) \leftarrow (A)$	2
MOVX @DPTR,A	累加器送入外部 RAM(16 位地址)	$(DPTR) \leftarrow (A)$	2
PUSH direct	直接地址单元中的数据压入堆栈	$(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (\text{direct})$	2
POP DIRECT	堆栈中的数据弹出到直接地址单元	$(\text{direct}) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$	2
XCH A,Rn	寄存器与累加器交换	$(A) \leftrightarrow (Rn)$	1
XCH A,direct	直接地址单元与累加器交换	$(A) \leftrightarrow (\text{direct})$	1

XCH A, @Ri	间接 RAM 与累加器交换	$(A) \leftrightarrow ((Ri))$	1
XCHD A, @Ri	间接 RAM 与累加器进行低半字节交换	$(A.3, \dots, A.0) \leftrightarrow ((Ri).3, \dots, (Ri).0)$	1
SWAP A	累加器半字节交换	$(A.3, \dots, A.0) \leftrightarrow (A.7, \dots, A.4)$	1
算术操作类指令			
ADD A, Rn	寄存器内容加到累加器	$(A) \leftarrow (A) + (Rn)$	1
ADD A, direct	直接地址单元加到累加器	$(A) \leftarrow (A) + (direct)$	1
ADD A, @Ri	间接 RAM 内容加到累加器	$(A) \leftarrow (A) + ((Ri))$	1
ADD A, #data8	8 位立即数加到累加器	$(A) \leftarrow (A) + \#data$	1
ADDC A, Rn	寄存器内容带进位加到累加器	$(A) \leftarrow (A) + (C) + (Rn)$	1
ADDC A, direct	直接地址单元带进位加到累加器	$(A) \leftarrow (A) + (C) + (direct)$	1
ADDC A, @Ri	间接 RAM 内容带进位加到累加器	$(A) \leftarrow (A) + (C) + ((Ri))$	1
ADDC A, #data8	8 位立即数带进位加到累加器	$(A) \leftarrow (A) + (C) + \#data$	1
SUBB A, Rn	累加器带借位减寄存器内容	$(A) \leftarrow (A) - (C) - (Rn)$	1
SUBB A, direct	累加器带借位减直接地址单元	$(A) \leftarrow (A) - (C) - (direct)$	1
SUBB A, @Ri	累加器带借位减间接 RAM 内容	$(A) \leftarrow (A) - (C) - ((Ri))$	1
SUBB A, #data8	累加器带借位减 8 位立即数	$(A) \leftarrow (A) - (C) - \#data$	1
INC A	累加器加 1	$(A) \leftarrow (A) + 1$	1
INC Rn	寄存器加 1	$(Rn) \leftarrow (Rn) + 1$	1
INC direct	直接地址单元内容加 1	$(direct) \leftarrow (direct) + 1$	1
INC @Ri	间接 RAM 内容加 1	$((Ri)) \leftarrow ((Ri)) + 1$	1
INC DPTR	DPTR 加 1	$(DPTR) \leftarrow (DPTR) + 1$	2
DEC A	累加器减 1	$(A) \leftarrow (A) - 1$	1
DEC Rn	寄存器减 1	$(Rn) \leftarrow (Rn) - 1$	1
DEC direct	直接地址单元内容减 1	$(direct) \leftarrow (direct) - 1$	1
DEC @Ri	间接 RAM 内容减 1	$((Ri)) \leftarrow ((Ri)) - 1$	1
MUL AB	A 乘以 B	temp16 $\leftarrow (A) \times (B)$ $(A) \leftarrow (temp.7, temp.6, \dots, temp.0)$ $(B) \leftarrow (temp.15, tem$	4

		p.14, ..., temp.8)	
DIV AB	A 除以 B	$QUO \leftarrow (A) / (B)$ $REEM \leftarrow (A) - QUO \times (B)$ $(A) \leftarrow QUO$ $(B) \leftarrow REEM$	4
DAA	累加器进行十进制转换	$IF (A.3, \dots, A.0) > 9$ $ AC = 1$ THEN $temp16 \leftarrow (A) + 0x06$ $(A) \leftarrow (temp.7, \dots, temp.0)$ $IF (temp16) > 0xFF$ THEN $CY \leftarrow 1$ $IF (A.7, \dots, A.4) > 9$ $ CY = 1$ THEN $temp16 \leftarrow (A) + 0x60$ $(A) \leftarrow (temp.7, \dots, temp.0)$ $IF (temp16) > 0xFF$ THEN $CY \leftarrow 1$	1
逻辑操作类指令			
ANL A, Rn	累加器与寄存器相“与”	$(A) \leftarrow (A) \& (Rn)$	1
ANL A, direct	累加器与直接地址单元相“与”	$(A) \leftarrow (A) \& (direct)$	1
ANL A, @Ri	累加器与间接 RAM 内容相“与”	$(A) \leftarrow (A) \& ((Ri))$	1
ANL A, #data8	累加器与 8 位立即数相“与”	$(A) \leftarrow (A) \& \#data$	1
ANL direct, A	直接地址单元与累加器相“与”	$(direct) \leftarrow (direct) \& (A)$	1
ANL direct, #data8	直接地址单元与 8 位立即数相“与”	$(direct) \leftarrow (direct) \& \#data$	2
ORL A, Rn	累加器与寄存器相“或”	$(A) \leftarrow (A) (Rn)$	1
ORL A, direct	累加器与直接地址单元相“或”	$(A) \leftarrow (A) (direct)$	1
ORL A, @Ri	累加器与间接 RAM 内容相“或”	$(A) \leftarrow (A) ((Ri))$	1
ORL A, #data8	累加器与 8 位立即数相“或”	$(A) \leftarrow (A) \#data$	1

ORL direct, A	直接地址单元与累加器相“或”	$(\text{direct}) \leftarrow (\text{direct}) (A)$	1
ORL direct, #data8	直接地址单元与 8 位立即数相“或”	$(\text{direct}) \leftarrow (\text{direct}) \#data$	2
XRL A, Rn	累加器与寄存器相“异或”	$(A) \leftarrow (A) \wedge (Rn)$	1
XRL A, direct	累加器与直接地址单元相“异或”	$(A) \leftarrow (A) \wedge (\text{direct})$	1
XRL A, @Ri	累加器与间接 RAM 内容相“异或”	$(A) \leftarrow (A) \wedge ((Ri))$	1
XRL A, #data8	累加器与 8 位立即数相“异或”	$(A) \leftarrow (A) \wedge \#data$	1
XRL direct, A	直接地址单元与累加器相“异或”	$(\text{direct}) \leftarrow (\text{direct}) \wedge (A)$	1
XRL direct, #data8	直接地址单元与 8 位立即数相“异或”	$(\text{direct}) \leftarrow (\text{direct}) \wedge \#data$	2
CLR A	累加器清 0	$(A) \leftarrow 0$	1
CPL A	累加器求反	$(A) \leftarrow \neg(A)$	1
RL A	累加器循环左移	$(A) \leftarrow (A.6, A.5, \dots, A.0, A.7)$	1
RLC A	累加器带进位循环左移	$C \leftarrow A.7$ $(A) \leftarrow (A.6, A.5, \dots, A.0, C)$	1
RR A	累加器循环右移	$(A) \leftarrow (A.0, A.7, \dots, A.2, A.1)$	1
RRC A	累加器带进位循环右移	$C \leftarrow A.0$ $(A) \leftarrow (C, A.7, \dots, A.2, A.1)$	1
控制转移类指令			
ACALL addr11	绝对短调用子程序	$(PC) \leftarrow (PC) + 2$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC7-0)$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC15-8)$ $(PC10-0) \leftarrow \text{page address}$	2
LACLL addr16	长调用子程序	$(PC) \leftarrow (PC) + 3$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC7-0)$ $((SP)) \leftarrow (PC15-8)$ $(PC) \leftarrow \text{addr15-0}$	2
RET	子程序返回	$(PC15-8) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$ $(PC7-0) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$	2
RETI	中断返回	$(PC15-8) \leftarrow ((SP))$	2

		(SP) ← (SP) - 1 (PC7-0) ← ((SP)) (SP) ← (SP) - 1	
AJMP addr11	绝对短转移	(PC) ← (PC) + 2 (PC10-0) ← page address	2
LJMP addr16	长转移	(PC) ← (PC) + 3 (SP) ← (SP) + 1 ((SP)) ← (PC7-0) (SP) ← (SP) + 1 ((SP)) ← (PC15-8) (PC10-0) ← addr15-0	2
SJMP rel	相对转移	(PC) ← (PC) + 2 (PC) ← (PC) + rel	2
JMP @A+DPTR	相对于 DPTR 的间接转移	(PC) ← (A) + (DPTR)	2
JZ rel	累加器为零转移	(PC) ← (PC) + 2 IF (A) = 0 THEN (PC) ← (PC) + rel	2
JNZ rel	累加器非零转移	(PC) ← (PC) + 2 IF (A) <> 0 THEN (PC) ← (PC) + rel	2
CJNE A, direct, rel	累加器与直接地址单元比较, 不等则转移	(PC) ← (PC) + 3 IF (A) <> (direct) THEN (PC) ← (PC) + relative offset IF (A) < (direct) THEN (C) ← 1 ELSE (C) ← 0	2
CJNE A, #data8, rel	累加器与 8 位立即数比较, 不等则转移	(PC) ← (PC) + 3 IF (A) <> data THEN (PC) ← (PC) + relative offset IF (A) < data THEN (C) ← 1 ELSE	2

		(C) ← 0	
CJNE Rn, #data8, rel	寄存器与 8 位立即数比较，不等则转移	(PC) ← (PC) + 3 IF (Rn) <> data THEN (PC) ← (PC) + relative offset IF (Rn) < data THEN (C) ← 1 ELSE (C) ← 0	2
CJNE @Ri, #data8, rel	间接 RAM 单元，不等则转移	(PC) ← (PC) + 3 IF ((Ri)) <> data THEN (PC) ← (PC) + relative offset IF ((Ri)) < data THEN (C) ← 1 ELSE (C) ← 0	2
DJNZ Rn, rel	寄存器减 1，非零转移	(PC) ← (PC) + 2 (Rn) ← (Rn) - 1 IF (Rn) <> 0 THEN (PC) ← (PC) + rel	2
DJNZ direct, rel	直接地址单元减 1，非零转移	(PC) ← (PC) + 2 (direct) ← (direct) - 1 IF (direct) <> 0 THEN (PC) ← (PC) + rel	2
NOP	空操作	(PC) ← (PC) + 1	1
布尔变量操作类指令			
CLR C	清进位位	(C) ← 0	1
CLR bit	清直接地址位	(bit) ← 0	1
SETB C	置进位位	(C) ← 1	1
SETB bit	置直接地址位	(bit) ← 1	1
CPL C	进位位求反	(C) ← /(C)	1
CPL bit	直接地址位求反	(bit) ← /(bit)	1
ANL C, bit	进位位和直接地址位相“与”	(C) ← (C) & (bit)	2
ANL C, /bit	进位位和直接地址位的反码相“与”	(C) ← (C) & /(bit)	2
ORL C, bit	进位位和直接地址位相“或”	(C) ← (C) (bit)	2
ORL C, /bit	进位位和直接地址位的反码相“或”	(C) ← (C) /(bit)	2

MOV C, bit	直接地址位送入进位位	$(C) \leftarrow (\text{bit})$	1
MOV bit, C	进位位送入直接地址位	$(\text{bit}) \leftarrow (C)$	2
JC rel	进位位为 1 则转移(CY=0 不转移, =1 转移)	$(PC) \leftarrow (PC) + 2$ IF $(C) = 1$ THEN $(PC) \leftarrow (PC) + \text{rel}$	2
JNC rel	进位位为 0 则转移	$(PC) \leftarrow (PC) + 2$ IF $(C) = 0$ THEN $(PC) \leftarrow (PC) + \text{rel}$	2
JB bit, rel	直接地址位为 1 则转移	$(PC) \leftarrow (PC) + 3$ IF $(\text{bit}) = 1$ THEN $(PC) \leftarrow (PC) + \text{rel}$	2
JNB bit, rel	直接地址位为 0 则转移	$(PC) \leftarrow (PC) + 3$ IF $(\text{bit}) = 0$ THEN $(PC) \leftarrow (PC) + \text{rel}$	2
JBC bit, rel	直接地址位为 1 则转移, 该位清零	$(PC) \leftarrow (PC) + 3$ IF $(\text{bit}) = 1$ THEN $(\text{bit}) \leftarrow 0$ $(PC) \leftarrow (PC) + \text{rel}$	2
伪指令			
ORG	设置程序起始地址		
END	标志源代码结束		
EQU	定义常数		
SET	定义整型数		
DATA	给数据地址定值		
BYTE	给字节类型符号定值		
WORD	给字类型符号定值		
BIT	给位地址取名		
ALTNAME	用自定义名取代保留字		
DB	给一块连续的存储区装载字节型数据		
DW	给一块连续的存储区装载字型数据		
DS	预留一个连续的存储区或装入指定字节		
INCLUDE	将一个源文件插入程序中		
TITLE	列表文件中加入标题行		
NOLIST	汇编时不产生列表文件		
NOCODE	条件汇编时, 条件为假的不产生清单		